

第二章

80x86微处理器

2.1 8086/8088微处理器

2.1.1 8086/8088的内部结构和工作特性

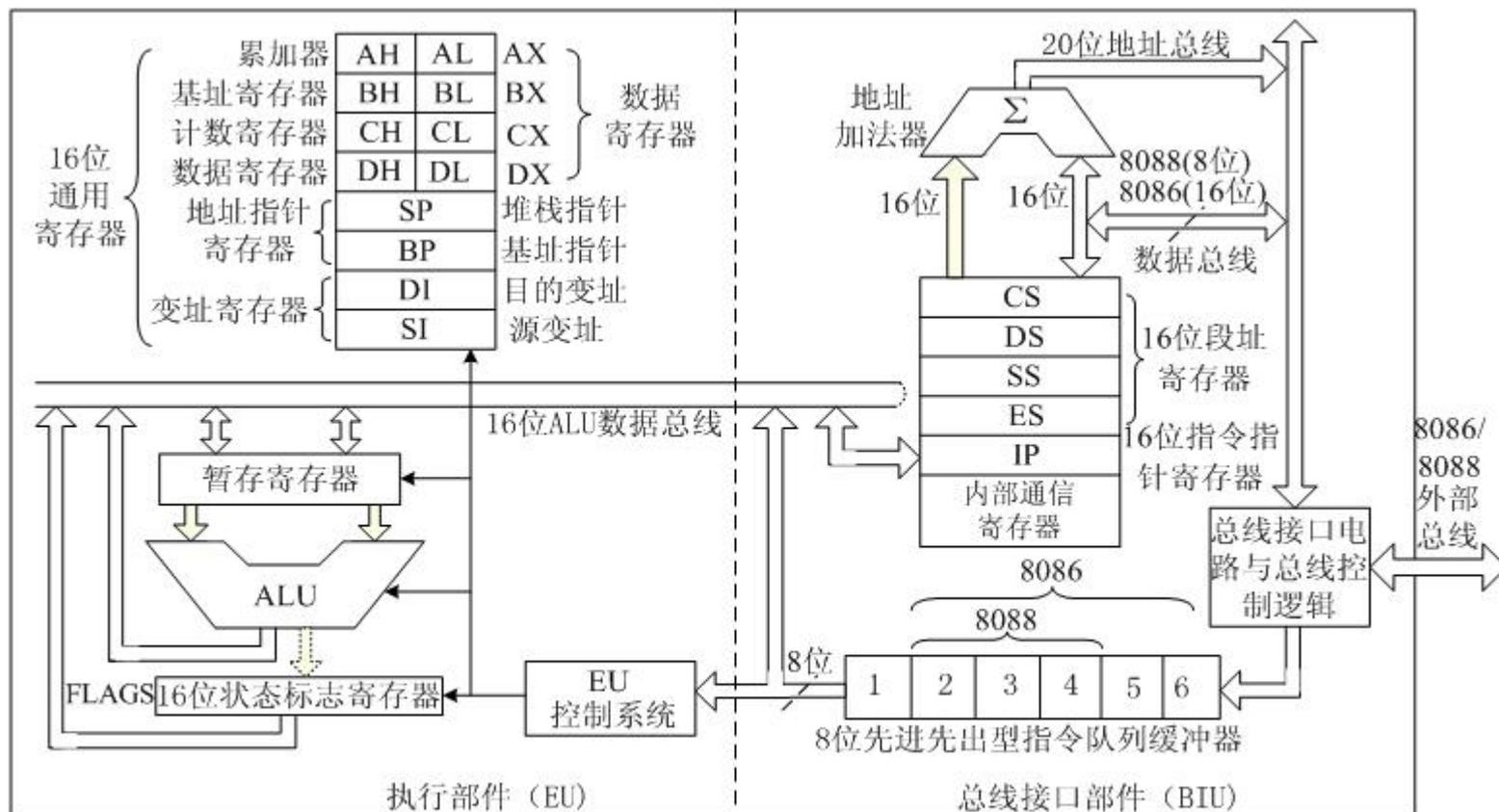


图 2-1 8086/8088 CPU 内部组成结构示意图

2.1 8086/8088微处理器

2.1.1 8086/8088的内部结构和工作特性

1. 总线接口部件BIU

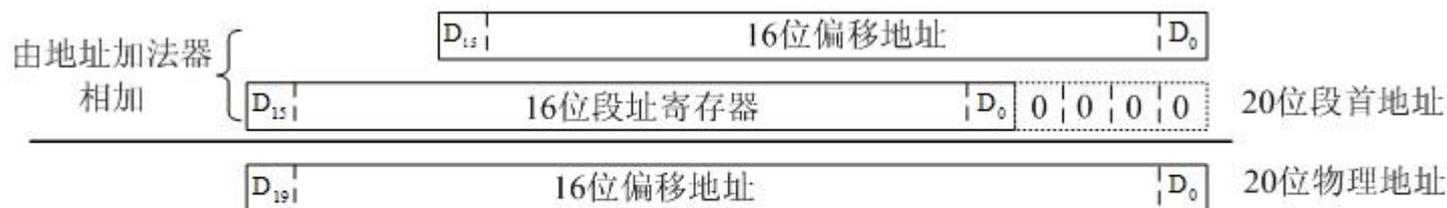


图 2-2 存储器物理地址形成示意图

$$\text{物理地址 (20 位)} = \text{段地址 (16 位)} \times 16 + \text{偏移地址 (16 位)}$$

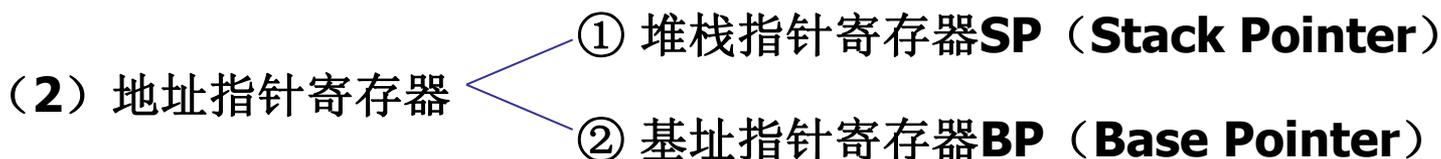
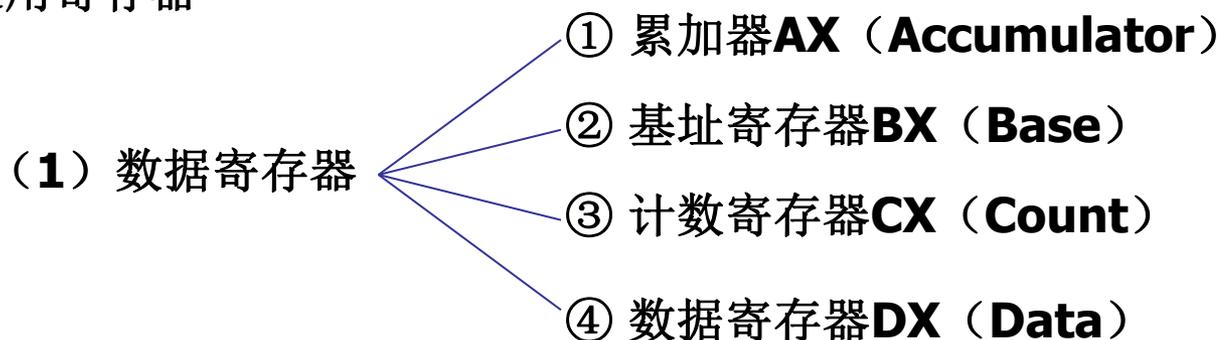
2. 执行部件EU

3. BIU和EU的流水线工作模式

2.1 8086/8088微处理器

2.1.2 8086/8088的内部寄存器

1. 通用寄存器



(3) 变址寄存器

2.1 8086/8088微处理器

2.1.2 8086/8088的内部寄存器

2. 段寄存器

3. 控制寄存器

(1) 指令指针寄存器

(2) 标志寄存器**FLAGS**

	D ₁₅	D ₁₄	D ₁₃	D ₁₂	D ₁₁	D ₁₀	D ₉	D ₈	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
标志位名称					OF	DF	IF	TF	SF	ZF		AF		PF		CF
标志位 =1 的名称					OV	DN	EI		NG	ZR		AC		PE		CY
标志位 =0 的名称					NV	UP	DI		PL	NZ		NA		PO		NC

图 2-3 8086/8088 标志寄存器 FLAGS 及其标志位的名称

2.2 8086/8088 CPU的引脚信号

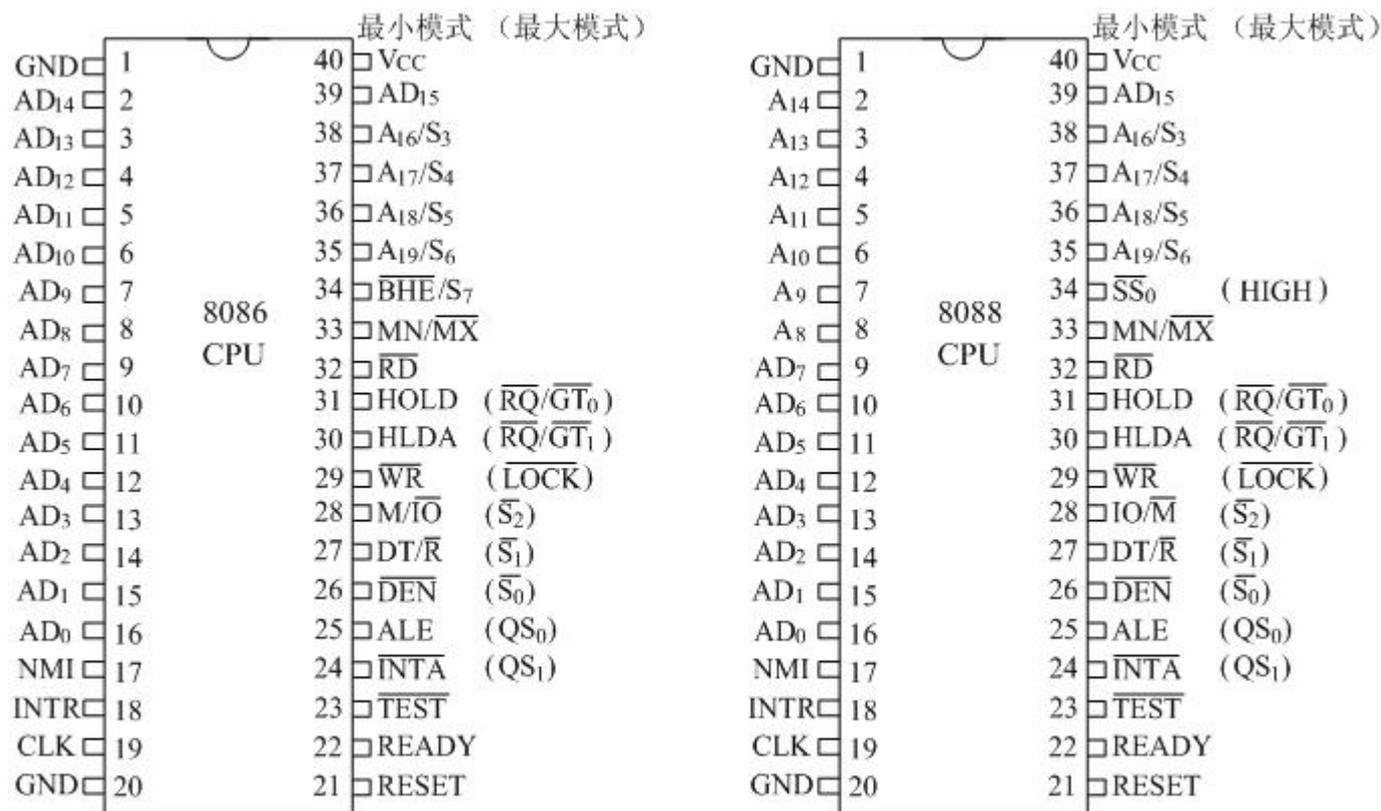


图 2-4 8086 和 8088 CPU 的引脚图

2.2 8086/8088 CPU的引脚信号

2.2.1 8086/8088 CPU的总线周期基本概念

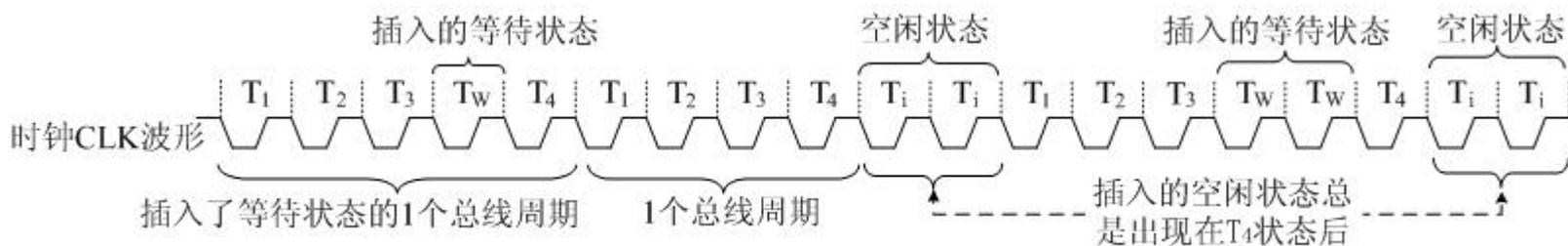


图 2-5 8086/8088 CPU 的总线周期时序波形图

2.2 8086/8088 CPU的引脚信号

2.2.2 8086/8088的地址总线和数据总线

表 2-1 S_4 、 S_3 的编码表

S_4	S_3	编码所代表的段寄存器
0	0	ES
0	1	SS
1	0	CS (或不是对存储器操作)
1	1	DS

2.2 8086/8088 CPU的引脚信号

2.2.3 8086/8088的控制总线和基本信号线

1. 与工作模式无关的信号线

表2-2 IO/ \overline{M} 、DT/ \overline{R} 和 \overline{SS}_0 的组合及对应的操作

IO/ \overline{M}	DT/ \overline{R}	\overline{SS}_0	操作	IO/ \overline{M}	DT/ \overline{R}	\overline{SS}_0	操作
1	0	0	发中断响应信号	0	0	0	取指令
1	0	1	读I/O端口	0	0	1	读存储器
1	1	0	写I/O端口	0	1	0	写存储器
1	1	1	暂停	0	1	1	无作用

2. 最小模式下与工作模式有关的信号线

2.2 8086/8088 CPU的引脚信号

2.2.3 8086/8088的控制总线和基本信号线

3. 最大模式下与工作模式有关的信号线

表2-3 \bar{S}_2 、 \bar{S}_1 、 \bar{S}_0 的编码对应的总线控制信号

\bar{S}_2	\bar{S}_1	\bar{S}_0	CPU操作状态	8288输出命令	\bar{S}_2	\bar{S}_1	\bar{S}_0	CPU操作状态	8288输出命令
0	0	0	发中断响应信号	\overline{INTA}	1	0	0	取指令	\overline{MRDC}
0	0	1	读I/O端口	\overline{IORC}	1	0	1	读存储器	\overline{MRDC}
0	1	0	写I/O端口	\overline{IOWC} \overline{AIOWC}	1	1	0	写存储器	\overline{MWTC} \overline{AMWC}
0	1	1	暂停	无	1	1	1	无作用	无

表 2-4 指令队列状态位的编码

QS ₁	QS ₀	指令队列状态
0	0	无操作，队列中指令未被取出
0	1	当前指令的第一个字节出队
1	0	清空队列
1	1	当前指令的后续字节出队

2.3 8086/8088总线接口器件和基本配置电路

2.3.1 地址锁存器与双向三态驱动器

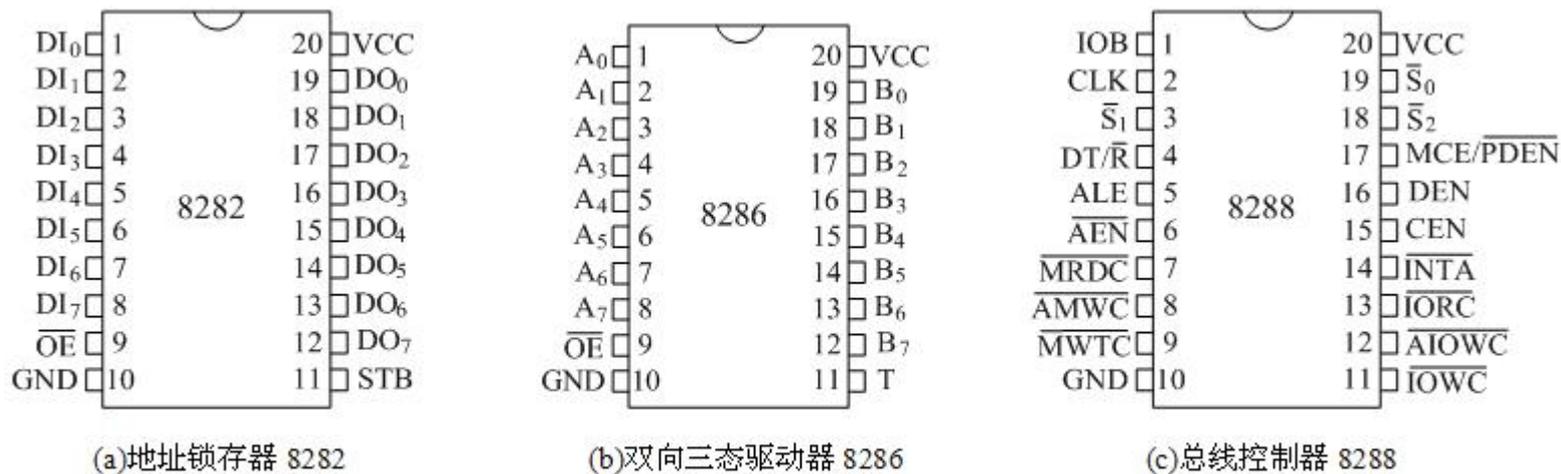


图 2-6 总线接口器件引脚图

2.3 8086/8088总线接口器件和基本配置电路

2.3.1 地址锁存器与双向三态驱动器

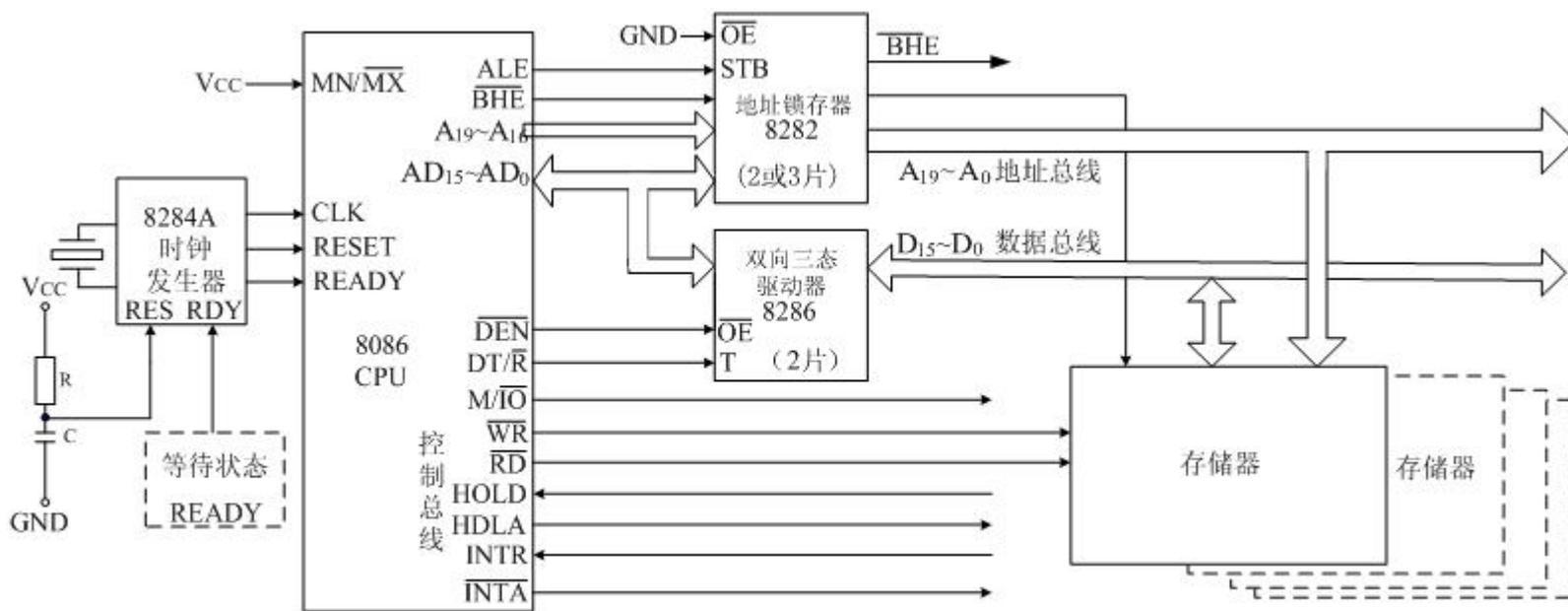


图 2-7 8086 最小工作模式的基本配置电路

2.3 8086/8088总线接口器件和基本配置电路

2.3.2 总线控制器8288

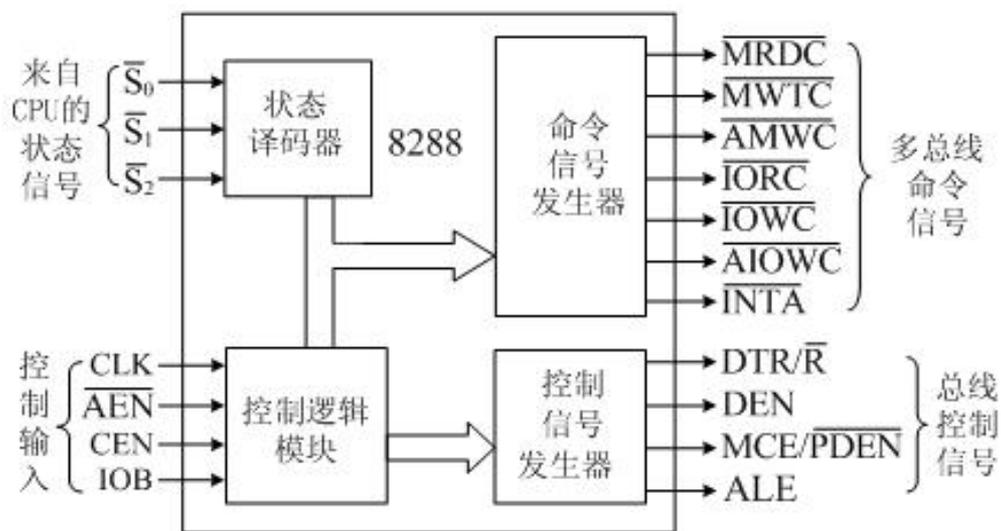


图2-8 8288内部结构示意图

2.3 8086/8088总线接口器件和基本配置电路

2.3.2 总线控制器8288

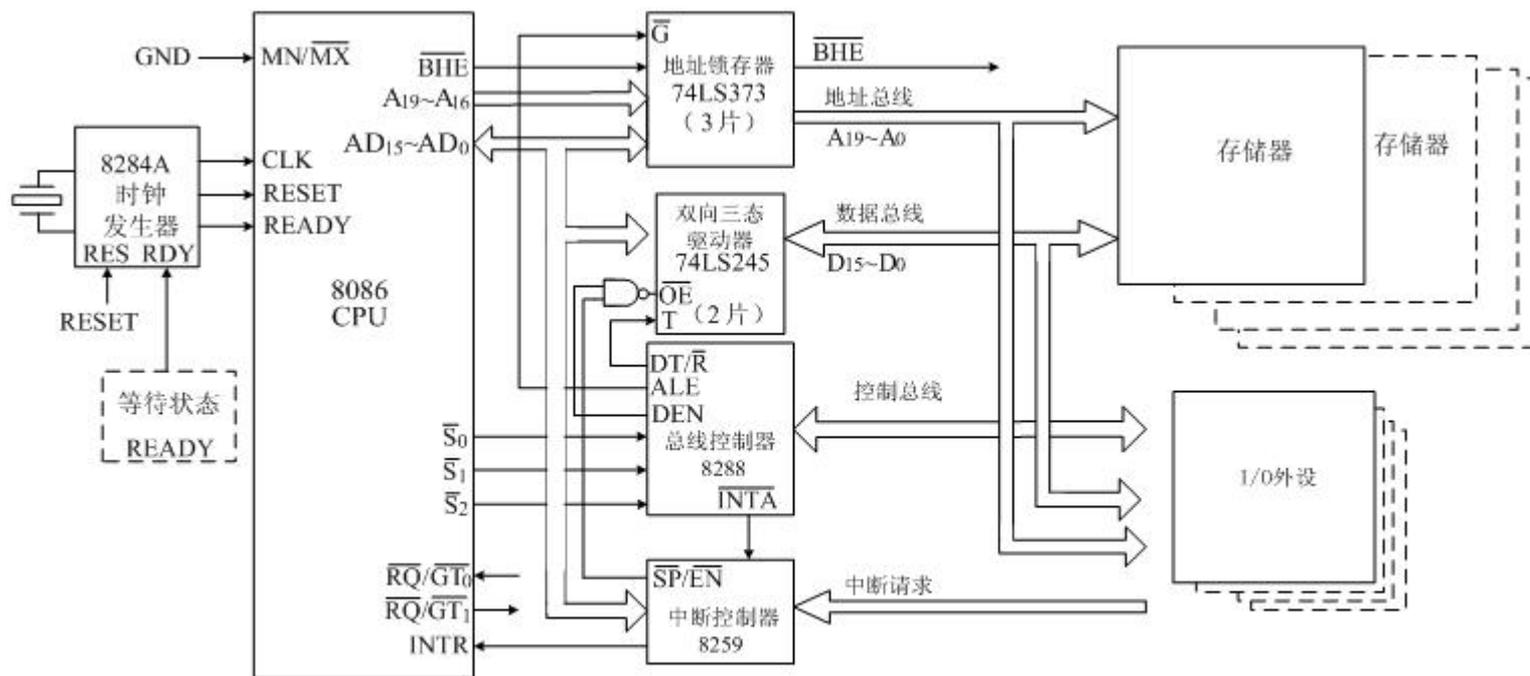


图 2-9 8086 最大工作模式的基本配置电路

2.4 8088/8086 CPU的总线工作时序

2.4.1 最小模式下8086/8088系统总线周期

1. 8086读总线周期

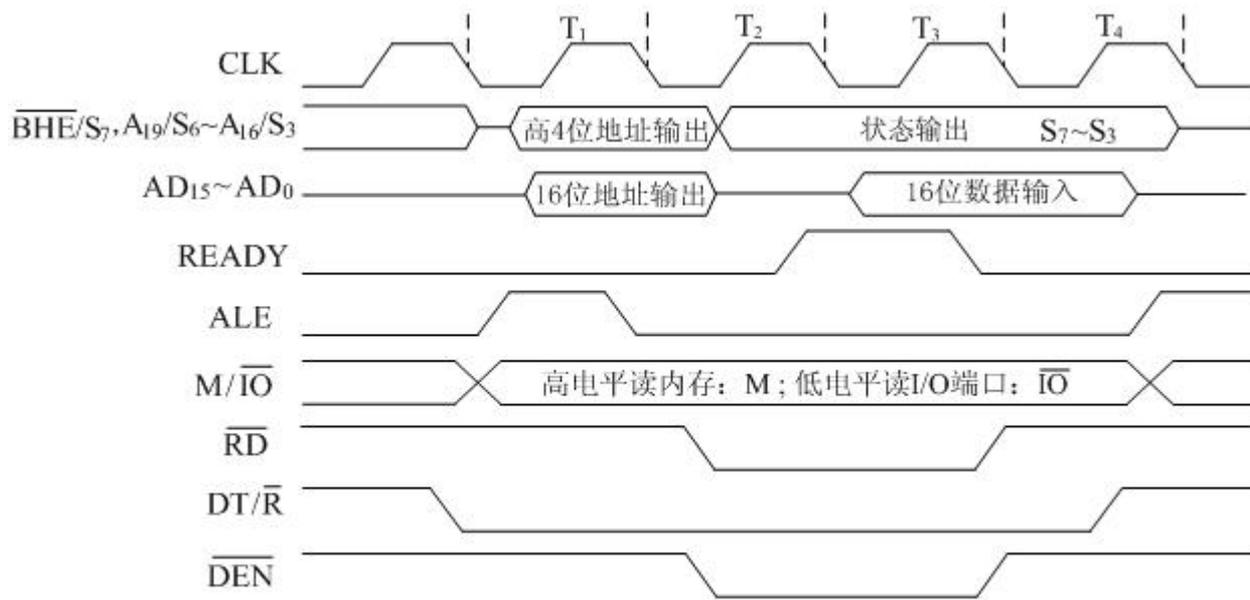
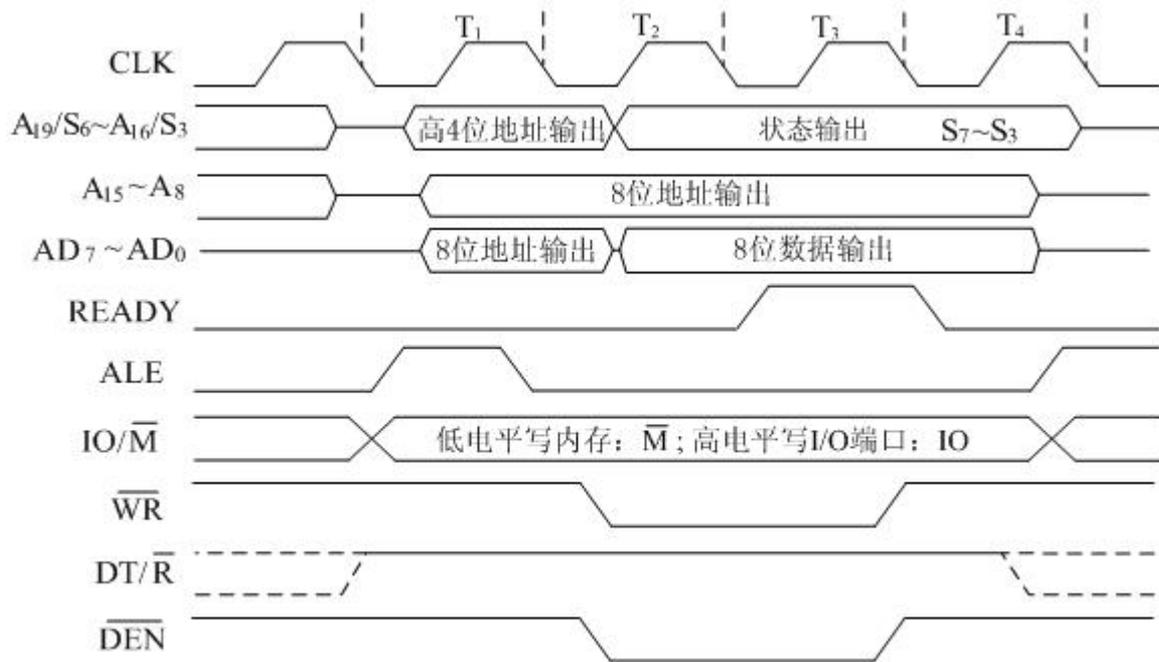


图 2-10 最小工作模式下的 8086 读总线周期时序

2.4 8088/8086 CPU的总线工作时序

2.4.1 最小模式下8086/8088系统总线周期

2. 8088写总线周期



2-11 最小工作模式下的 8088 写总线周期时序

2.5 8088/8086系统存储器和I/O组织

1. 存储器的分段组织

2. 逻辑地址、有效地址和物理地址

表 2-5 逻辑地址来源

操作类型	段地址所在的寄存器		偏移地址来源
	段地址正常来源	其他来源	
CPU 取指令代码	CS	无	IP
涉及堆栈操作的指令执行	SS	无	SP
通用数据访问指令执行	DS	CS、ES、SS	有效地址 EA
源串数据访问指令执行	DS	CS、ES、SS	SI
目标串数据访问指令	ES	无	DI
以 BP 间接寻址的指令	SS	CS、ES、DS	有效地址 EA

2.5 8088/8086系统存储器和I/O组织

3. 存储器内部的单元组织

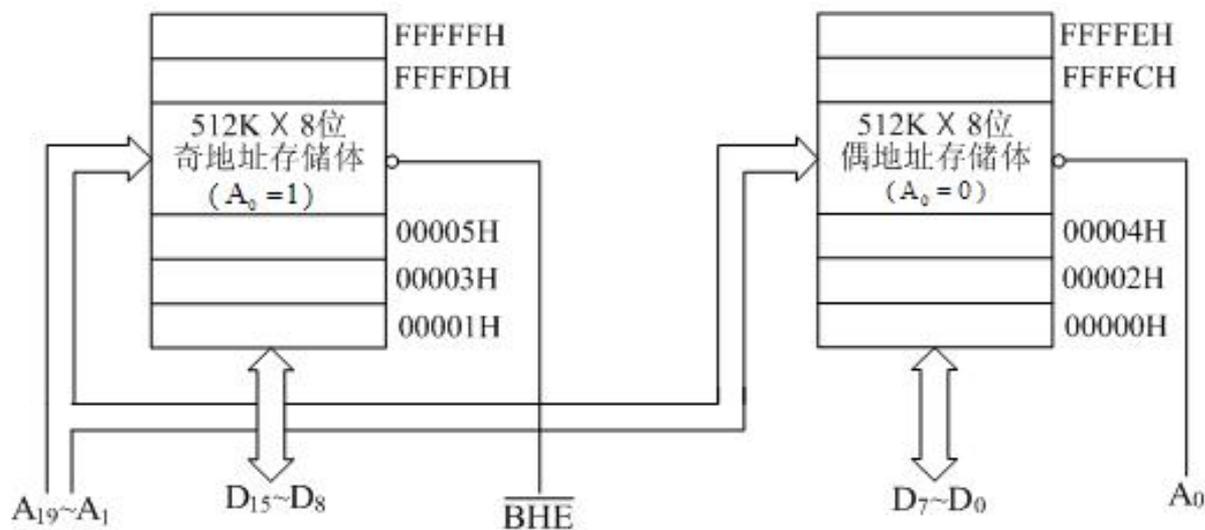


图 2-12 8086 系统中的存储器组织结构

2.5 8088/8086系统存储器和I/O组织

3. 存储器内部的单元组织

表 2-6 奇偶地址存储体的选通情况

A_0	\overline{BHE}	字节访问情况
0	0	访问奇地址字节和偶地址字节，即字传送
0	1	访问偶地址字节，即字节传送
1	0	访问奇地址字节，即字节传送
1	1	无

4. I/O端口组织

2.6 80x86系列高性能微处理器

2.6.1 80186/80188微处理器

2.6.2 80286微处理器

1. 80286的内部结构特点

2. 80286的寄存器结构

D ₁₅											D ₄	D ₃	D ₂	D ₁	D ₀
保 留											TS	EM	MP	PE	

图2-13 MSW状态字

3. 80286微处理器的引脚信号

2.6 80x86系列高性能微处理器

2.6.3 80386微处理器

1. 80386的主要特性

2. 80386的内部结构

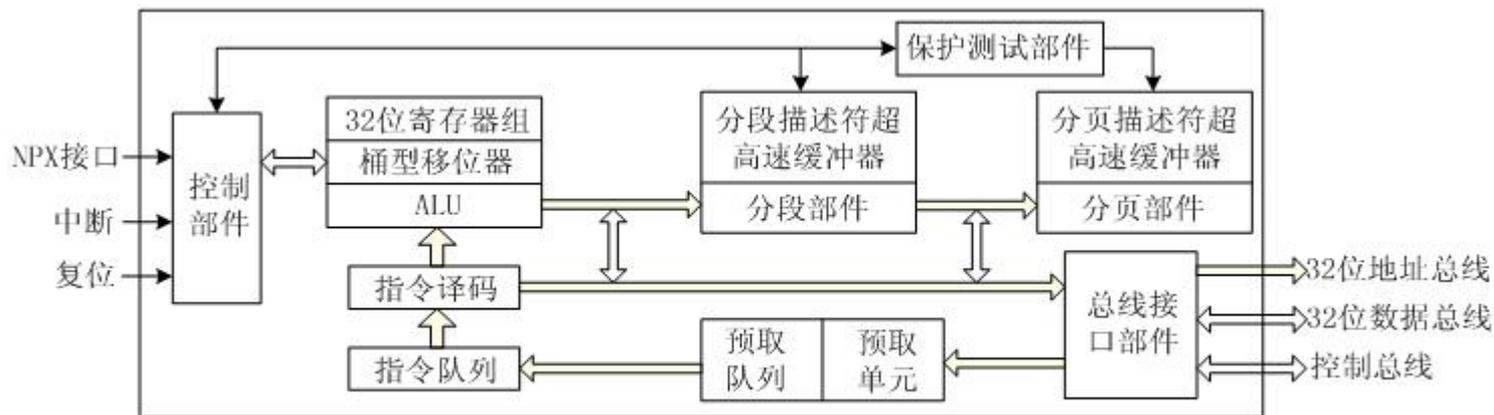
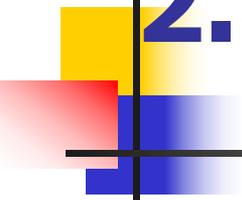


图2-14 80386的内部结构模块图

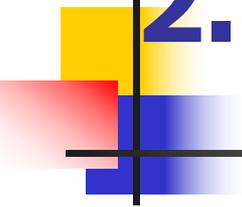


2.6 80x86系列高性能微处理器

2.6.3 80386微处理器

3. 80386的寄存器

- ① 通用寄存器
- ② 段寄存器
- ③ 段描述符寄存器
- ④ 控制寄存器
- ⑤ 状态寄存器
- ⑥ 系统地址寄存器
- ⑦ 调试寄存器
- ⑧ 测试寄存器

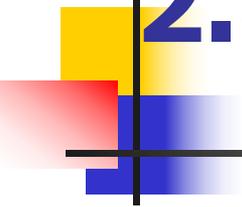


2.6 80x86系列高性能微处理器

2.6.3 80386微处理器

4. 80386的工作模式

- ① 实地址模式
- ② 保护模式
- ③ 虚拟**8086**模式

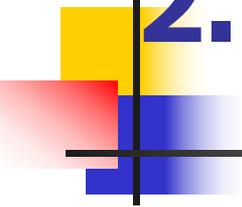


2.6 80x86系列高性能微处理器

2.6.4 80486微处理器

1. 80486的内部结构

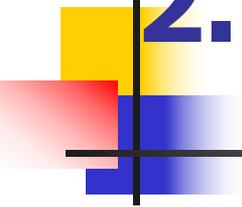
2. 80486的工作模式



2.7 奔腾系列微处理器简介

2.7.1 Pentium微处理器的特点

1. 超标量流水线
2. 独立的指令Cache和数据Cache
3. 分支预测技术
4. 全新的浮点运算部件
5. 大量采用精简指令



2.7 奔腾系列微处理器简介

2.7.2 Pentium系列微处理器

- ① Pentium Pro
- ② Pentium MMX
- ③ Pentium II
- ④ Pentium III
- ⑤ Pentium 4
- ⑥ 双核心Pentium处理器

2.7 奔腾系列微处理器简介

2.7.3 Pentium的工作模式

1. 实地址模式
2. 保护模式
3. 虚拟8086模式
4. 系统管理模式
5. 工作模式之间的转换

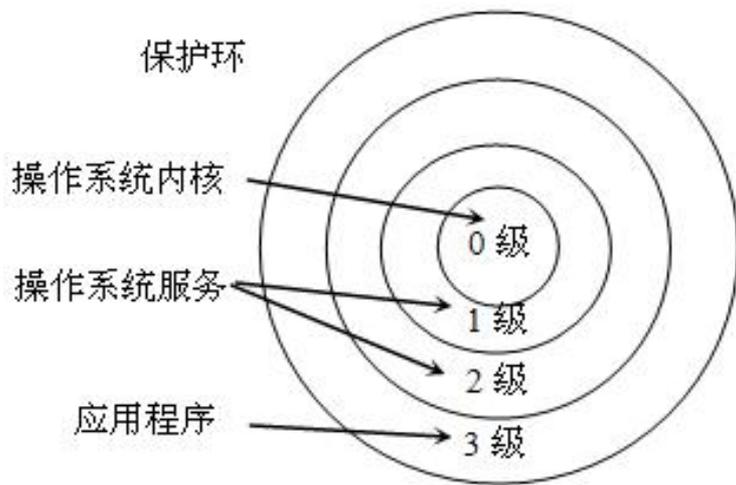
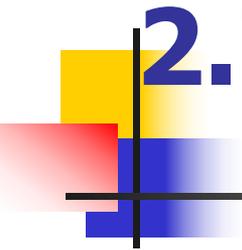


图 2-15 特权级的环形保护结构



2.7 奔腾系列微处理器简介

2.7.4 酷睿（core）系列微处理器

- ① 采用全新**32nm**的**Sandy Bridge**微架构，更低功耗、更强性能；
- ② 内置高性能**GPU**（核芯显卡），视频编码、图形性能更强；
- ③ 采用升级版睿频加速技术，更智能、更高效能；
- ④ 引入全新环形架构，带来更高带宽与更低延迟；
- ⑤ 全新的**AVX**、**AES**指令集，加强浮点运算与加密解密运算。

2.8 IBM PC/XT微型计算机系统结构

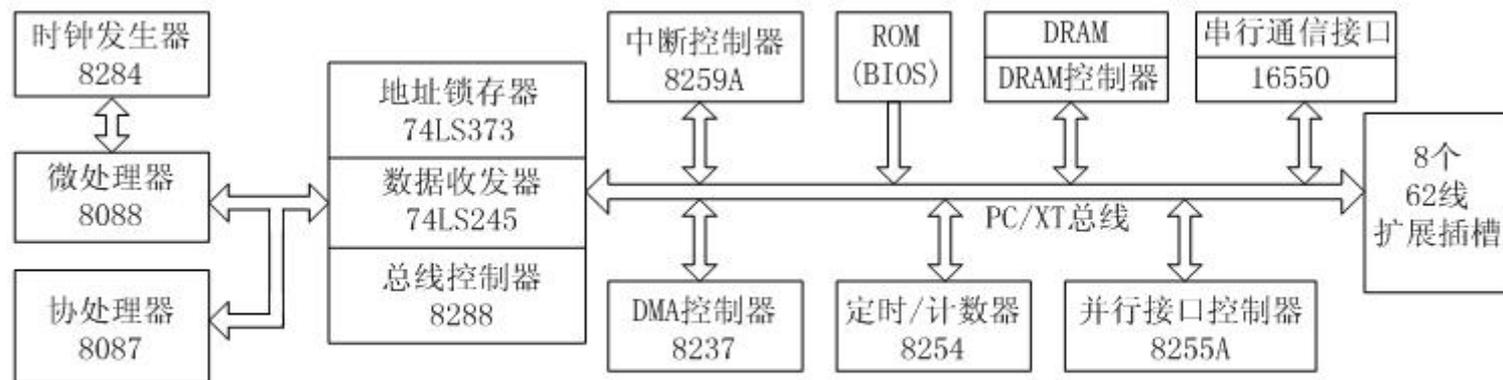


图 2-16 IBM PC/XT 微机的系统结构

1. 接口子系统
2. 存储器系统
3. I/O扩展插槽

2.9 8088 IP软核

2.9.1 引言

2.9.2 基于8088 IP软核的系统设计特点

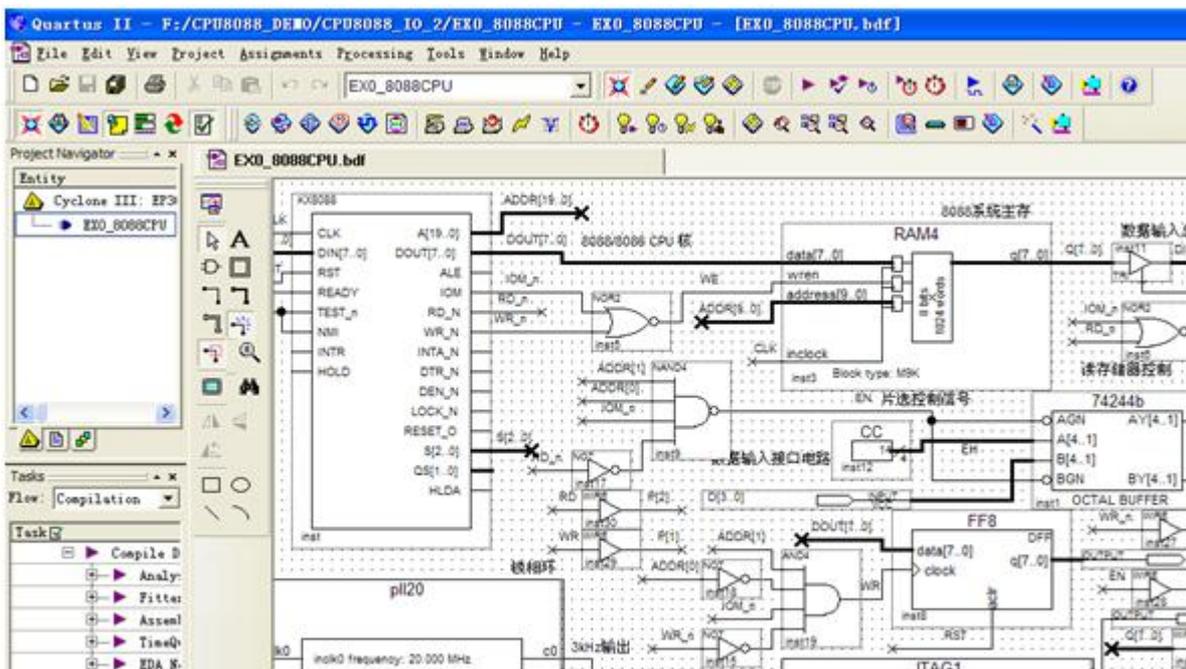


图 2-18 SOC 系统电路编辑界面

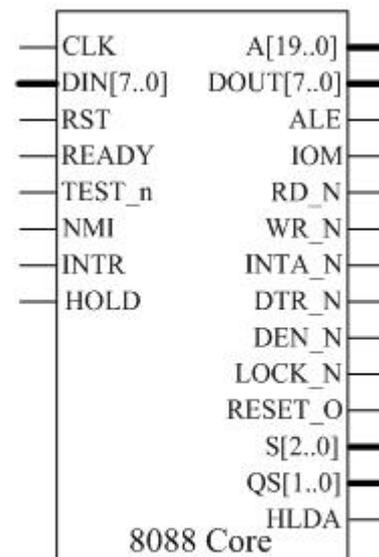
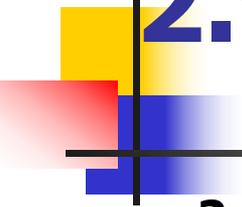


图 2-17 8088 IP 引脚图



2.9 8088 IP软核

2.9.3 8088 IP的引脚信号

- 地址线**A[19..0]**
- 数据总线**DIN[7..0]/DOUT[7..0]**
- 时钟信号
- 复位信号**RST**
- 输出复位信号**RESET_O**