


第9章



半导体存储器及其应用

9.1 存储器概述

9.1.1 存储器分类

1. 按存储介质分类

半导体存储器

磁介质存储器

光存储器

2. 按存取功能分类

ROM
只读存储器

RAM
随机存取存储器

9.1 存储器概述

9.1.1 存储器分类

3. 按制造工艺分类



双极型存储器



MOS型存储器

4. 根据数据的输入/输出方式分类



串行存储器



并行存储器

9.1 存储器概述

9.1.2 半导体存储器的技术指标

1. 存储容量

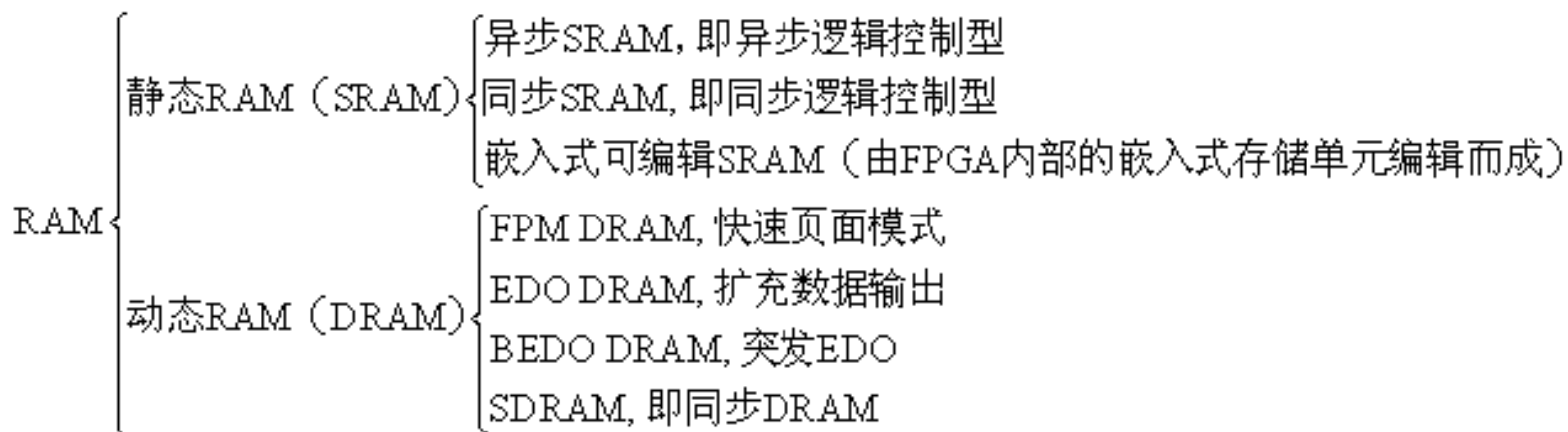
$$1\text{K}=2^{10}=1024, \quad 1\text{M}=2^{20}=1024\text{K}, \quad 1\text{G}=2^{30}=1024\text{M}$$

2. 存取速度

9.2 随机存取存储器

9.2.1 RAM的分类及其结构

1. RAM分类



9.2 随机存取存储器

9.2.1 RAM的分类及其结构

2. RAM的基本结构

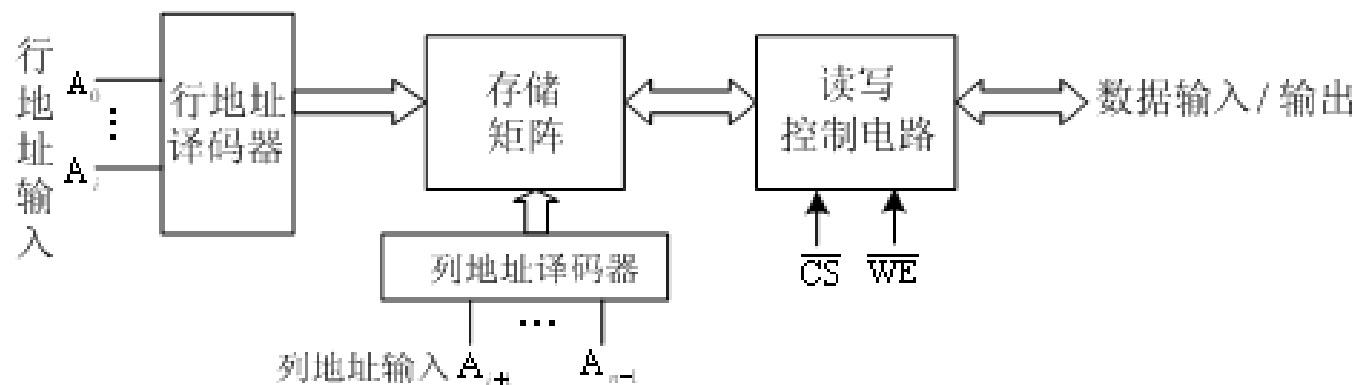


图 9-1 RAM 的电路结构框图

9.2 随机存取存储器

9.2.2 SRAM的结构

1. SRAM的基本存储单元

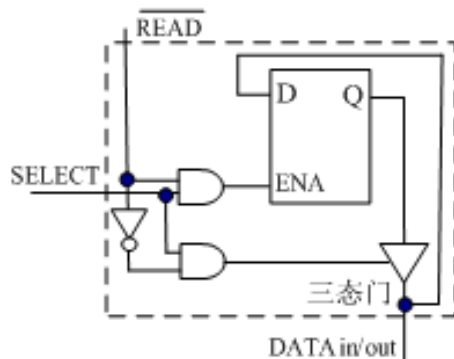


图 9-2 静态 RAM 基本存储单元

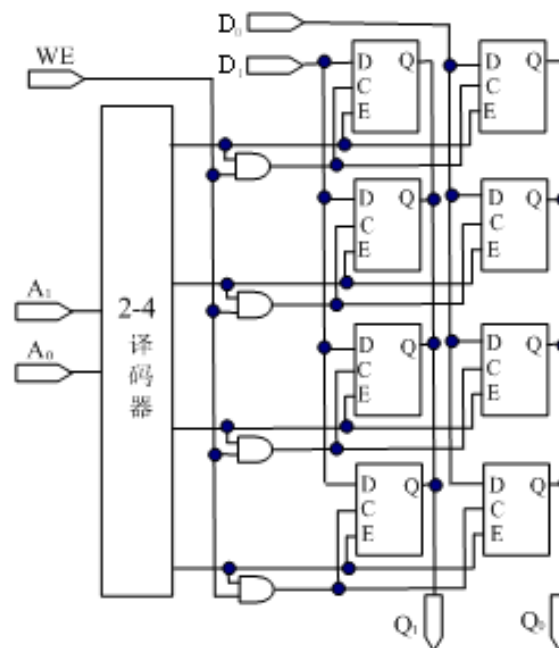


图 9-3 4x2 静态 RAM 结构

9.2 随机存取存储器

9.2.2 SRAM的结构

2. 用D触发器构成SRAM结构

3. SRAM存储矩阵结构

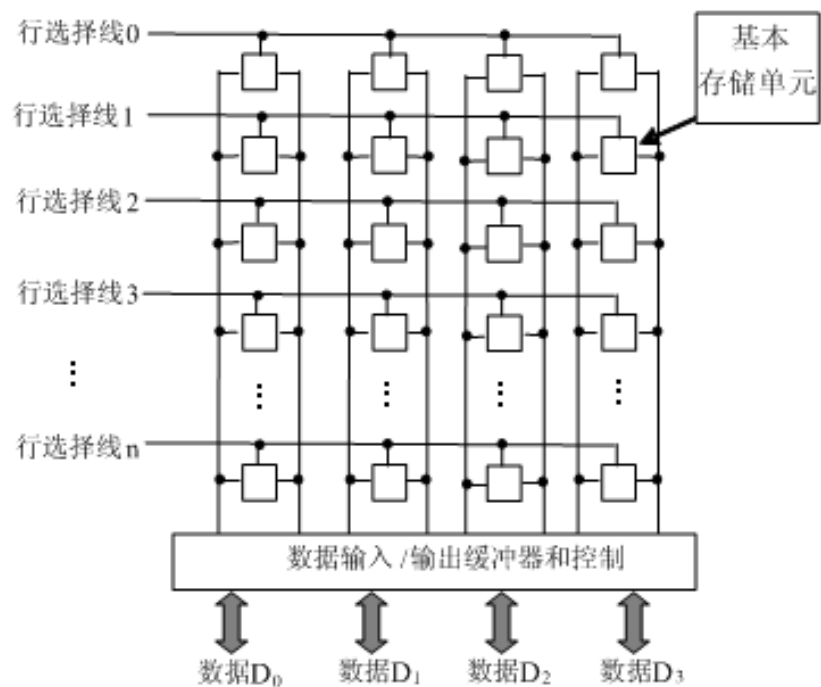


图 9-4 基本 SRAM 阵列

9.2 随机存取存储器

9.2.2 SRAM的结构

4. SRAM常用器件

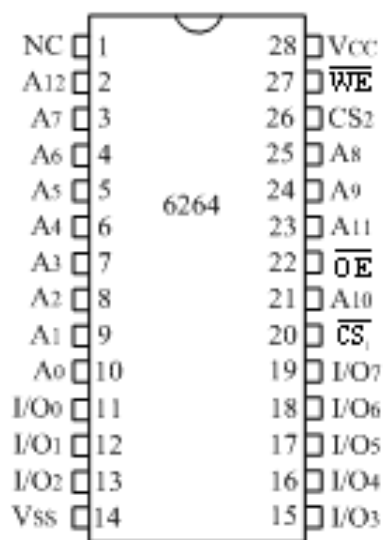


图 9-5 6264 芯片引脚图

表9-1 6264的工作方式

CS_2	$\overline{CS_1}$	\overline{OE}	\overline{WE}	工作方式
1	0	0	1	读
1	0	1	0	写
0	1	x	x	未选

9.2 随机存取存储器

9.2.3 DRAM工作原理

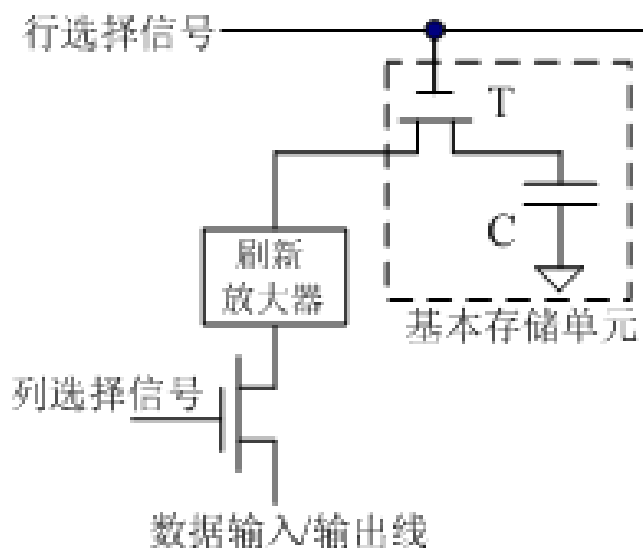


图 9-6 单管 DRAM 基本存储单元电路

9.2 随机存取存储器

9.2.4 SRAM的扩展方法

1. 位扩展

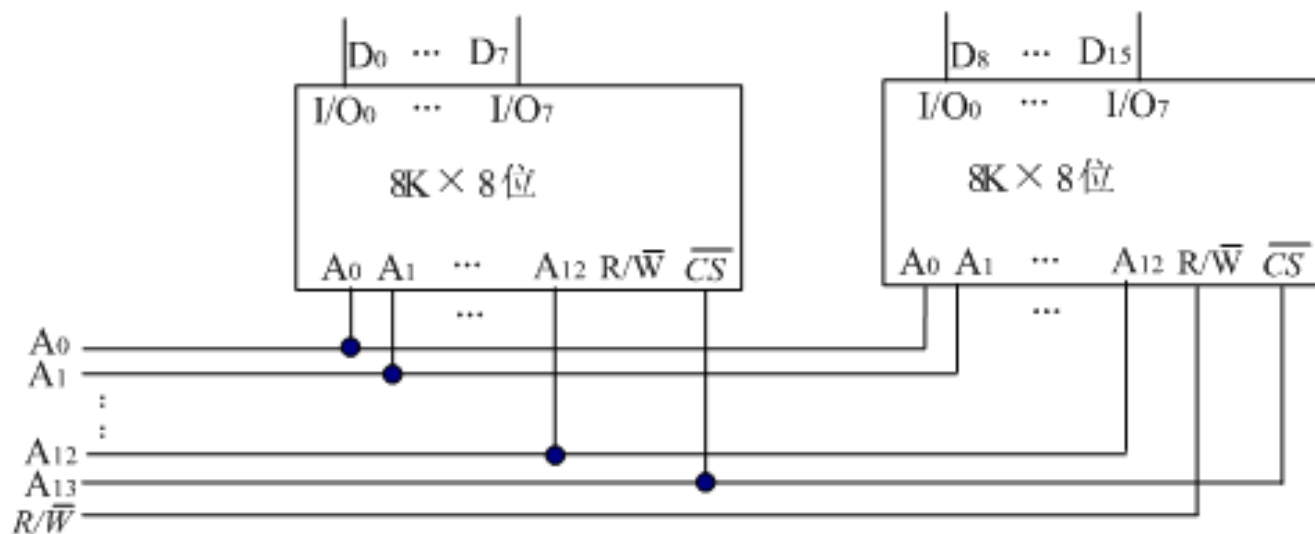
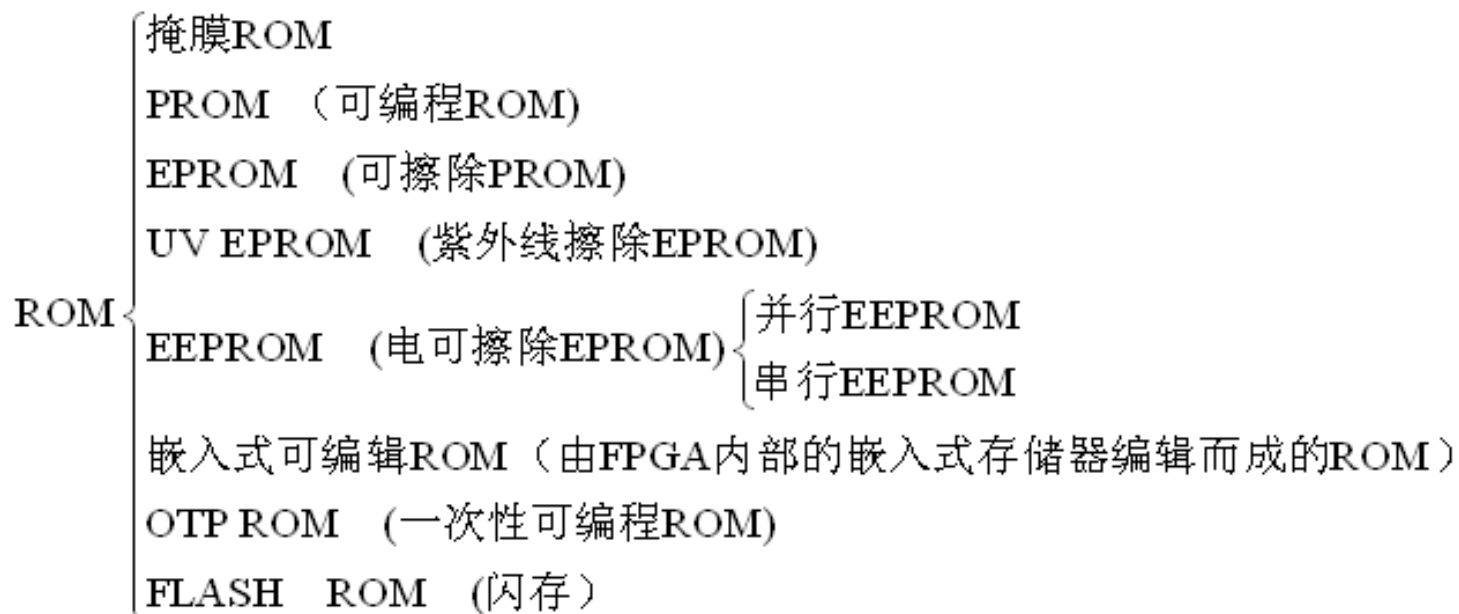


图 9-7 RAM 的位扩展法

9.3 只读存储器

9.3.1 ROM分类与结构

1. ROM的分类



9.3 只读存储器

9.3.1 ROM分类与结构

2. ROM的结构

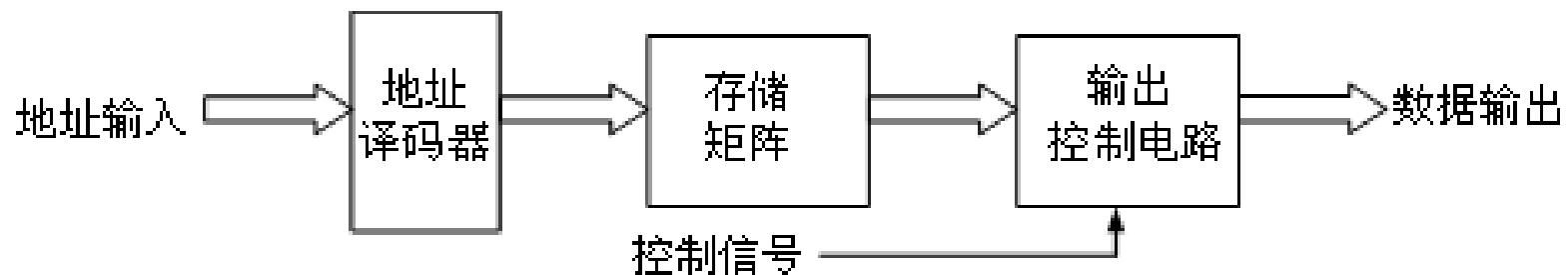


图 9-9 ROM 的电路结构框图

9.3 只读存储器

9.3.2 掩膜 ROM

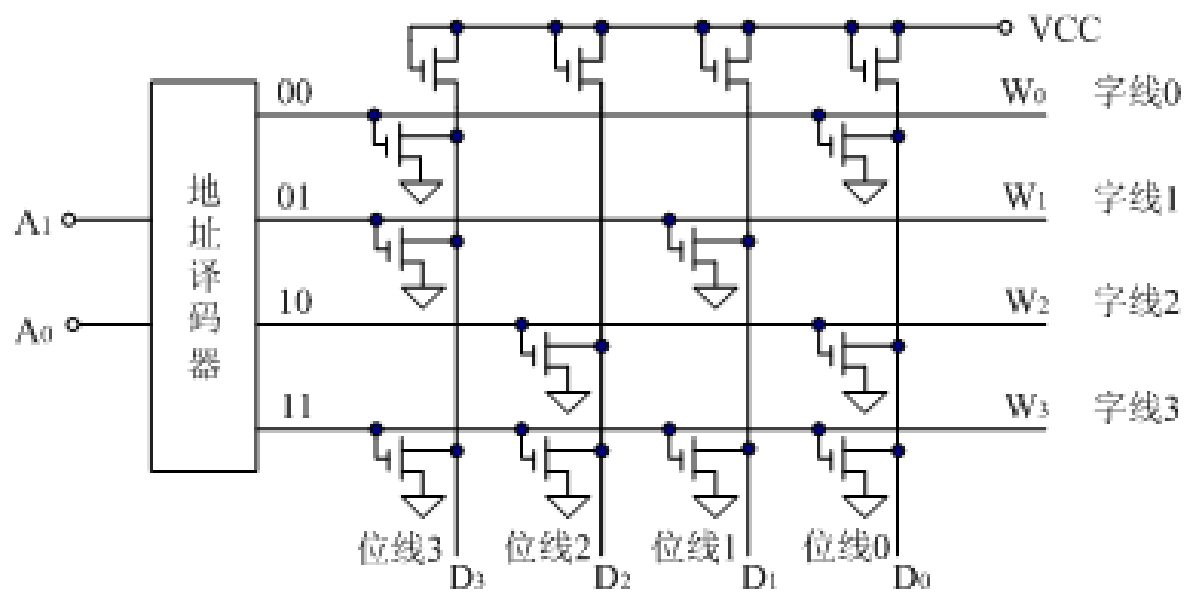


图 9-10 4×4 位的 MOS 型 ROM 存储矩阵

9.3 只读存储器

9.3.3 可编程ROM结构原理

1. 可编程ROM

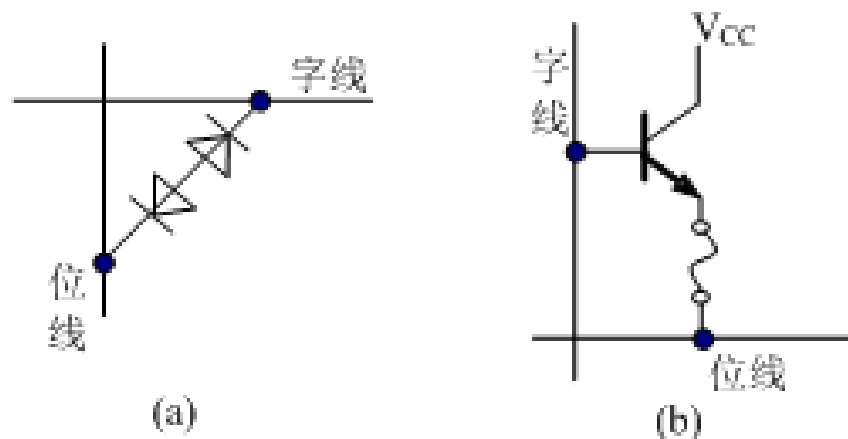


图 9-11 击穿型和熔丝型存储单元电路

9.3 只读存储器

9.3.3 可编程ROM结构原理

2. 可擦除可编程ROM

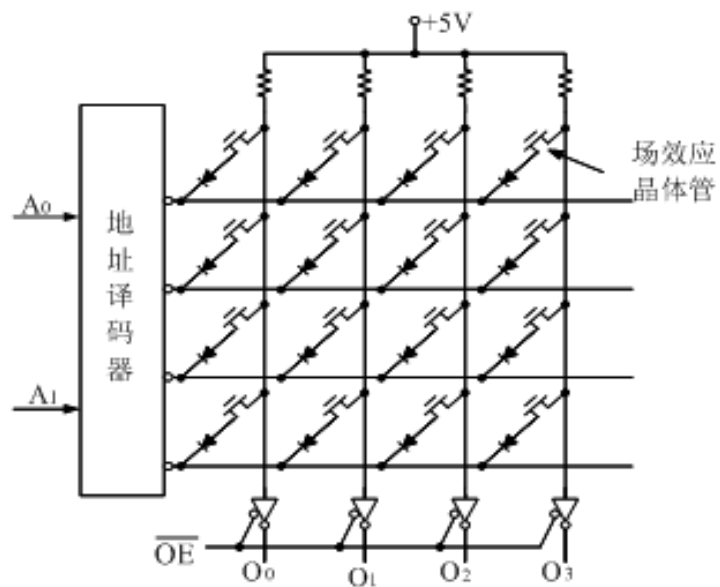


图 9-12 EPROM 的内部结构

9.3 只读存储器

9.3.3 可编程ROM结构原理

2. 可擦除可编程ROM

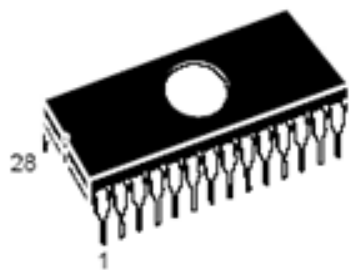


图 9-13 EPROM 2764 的外观图

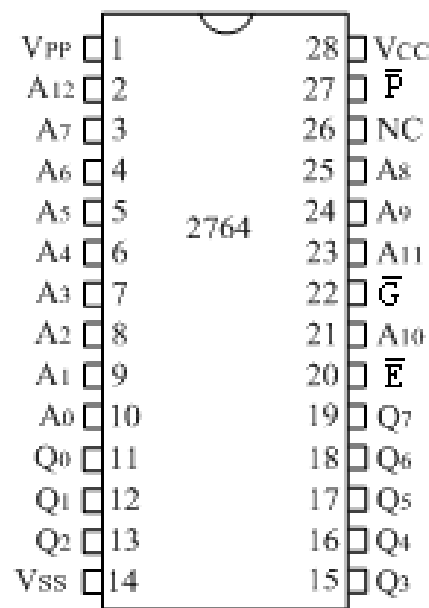


图 9-14 EPROM 2764 的外部引脚图

9.3 只读存储器

9.3.3 可编程ROM结构原理

2. 可擦除可编程ROM

表 9-2 EPROM 的操作模式 ($V_P = 12V \pm 0.5\%$)

操作模式	\bar{E}	\bar{G}	\bar{P}	V_{PP}	Q0~Q7
读数据	V_{IL}	V_{IL}	V_{IH}	V_{CC}	数据输出
禁止输出	V_{IL}	V_{IH}	V_{IH}	V_{CC}	高阻
编程	V_{IL}	V_{IH}	V_{IL} 脉冲	V_P	数据输入
校验	V_{IL}	V_{IL}	V_{IH}	V_{CC}	数据输出

9.3 只读存储器

9.3.3 可编程ROM结构原理

3. 电可擦型可编程ROM

【例9-1】 将2片8k×8的EPROM2764扩展成8k×16的存储器。

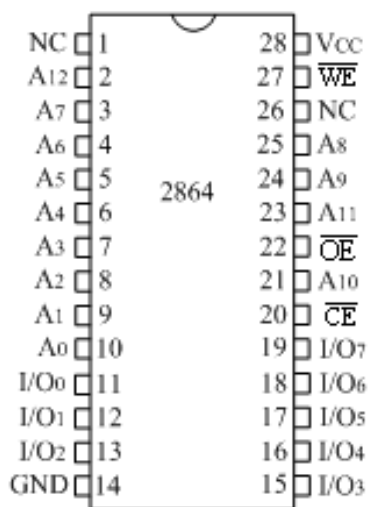


图9-15 2864的外部引脚图

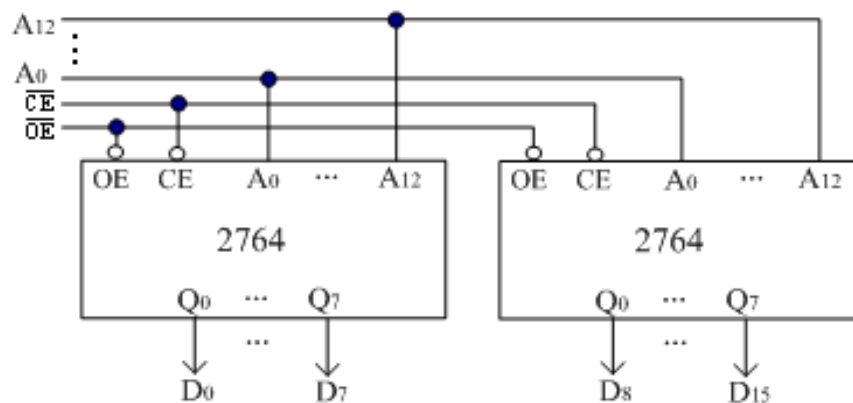


图9-16 两片2764扩展成8k×16位EPROM组

9.3 只读存储器

9.3.3 可编程ROM结构原理

3. 电可擦型可编程ROM

【例9-2】对EPROM进行字扩展，将8片2764扩展成64k×8的程序存储器。

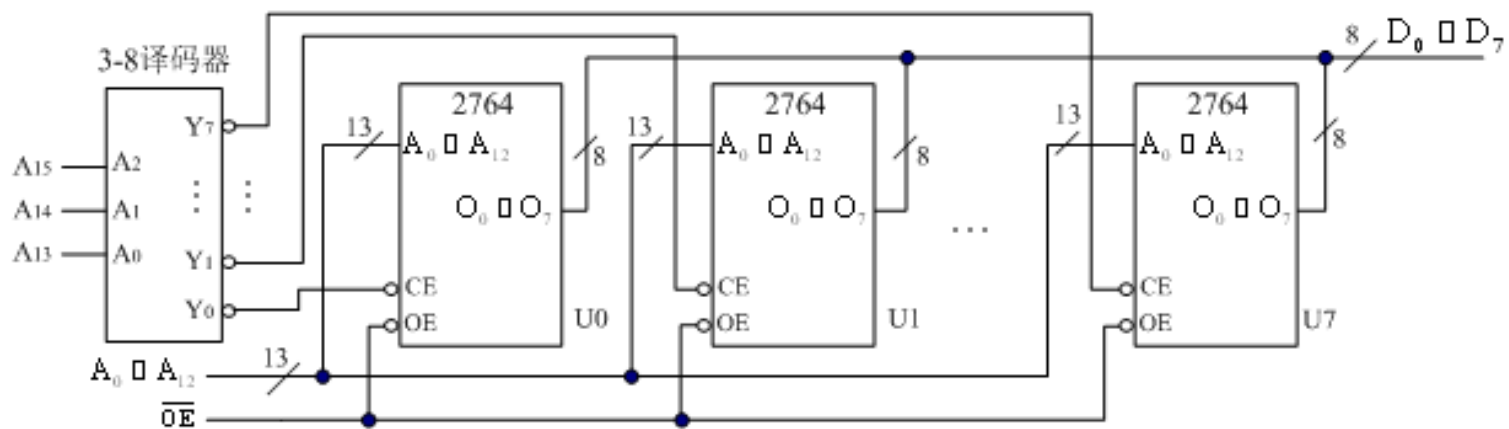


图9-17 8片2764扩展成64K×8位的EPROM组

9.3 只读存储器

9.3.4 其它类型的存储器

1. 快闪存储器Flash Memory
2. 非易失性静态读写存储器NVS RAM
3. 串行存储器
4. 多端口存储器MPRAM
5. FPGA中的嵌入式存储器

9.3 只读存储器

9.3.4 其它类型的存储器

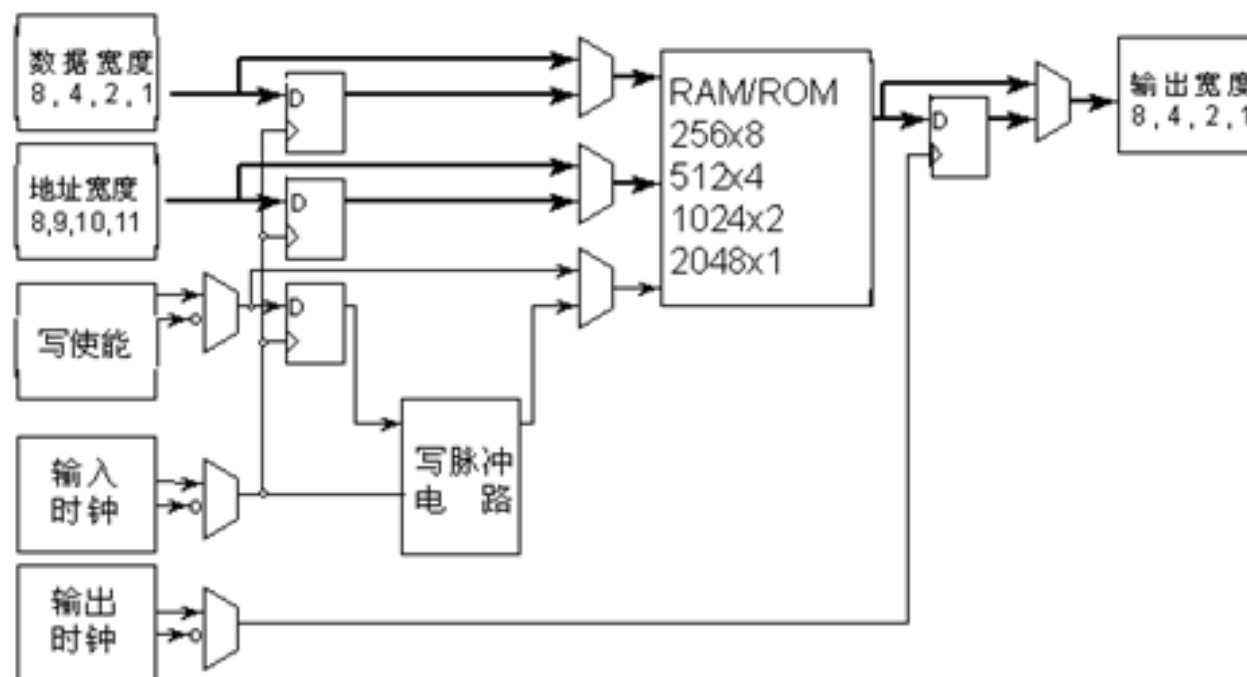


图 9-18 利用 EAB 可配置不同结构容量的 RAM 和 ROM

9.4 存储器应用电路设计

9.4.1 利用LPM_ROM设计查表式乘法器

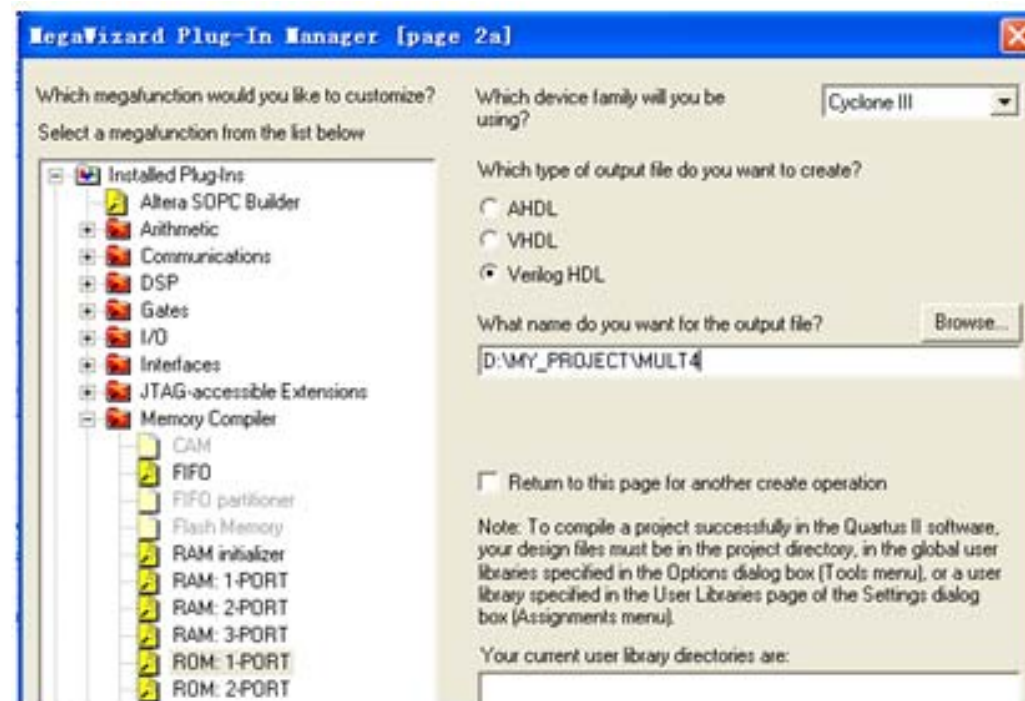


图 9-19 选择使用 LPM_ROM 模块

9.4 存储器应用电路设计

9.4.1 利用LPM_ROM设计查表式乘法器

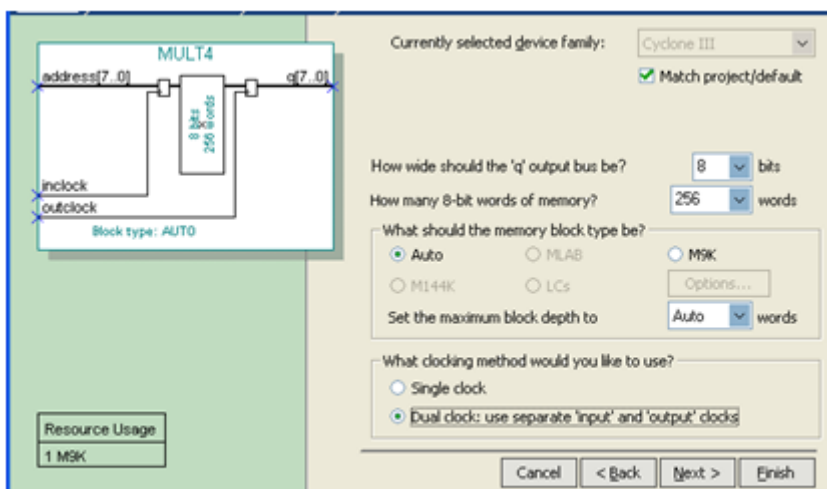


图 9-20 对 LPM_ROM 模块设置必要的参数

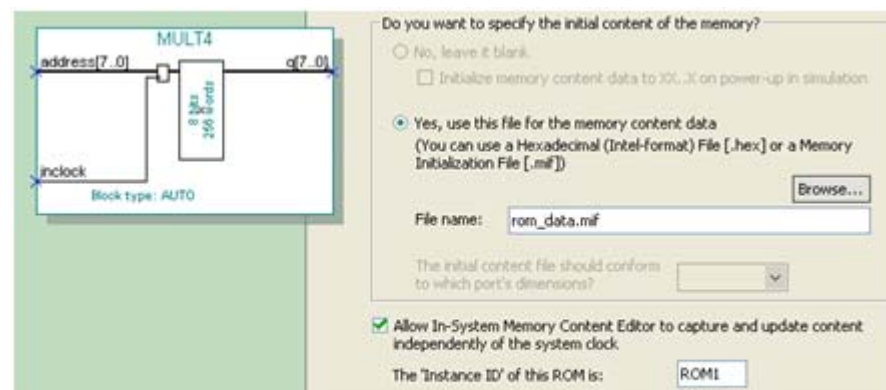


图 9-21 为 LPM_ROM 选择初始化配置文件 rom_data.mif

9.4 存储器应用电路设计

9.4.1 利用LPM_ROM设计查表式乘法器

【例 9-1】rom_data.mif 文件:

```
WIDTH = 8 ;  
DEPTH = 256 ;  
ADDRESS_RADIX = HEX ;  
DATA_RADIX = HEX ;  
CONTENT BEGIN  
00:00 ; 01:00 ; 02:00 ; 03:00 ; 04:00 ; 05:00 ; 06:00 ; 07:00 ; 08:00 ; 09:00 ;  
10:00 ; 11:01 ; 12:02 ; 13:03 ; 14:04 ; 15:05 ; 16:06 ; 17:07 ; 18:08 ; 19:09 ;  
20:00 ; 21:02 ; 22:04 ; 23:06 ; 24:08 ; 25:10 ; 26:12 ; 27:14 ; 28:16 ; 29:18 ;  
30:00 ; 31:03 ; 32:06 ; 33:09 ; 34:12 ; 35:15 ; 36:18 ; 37:21 ; 38:24 ; 39:27 ;  
40:00 ; 41:04 ; 42:08 ; 43:12 ; 44:16 ; 45:20 ; 46:24 ; 47:28 ; 48:32 ; 49:36 ;  
50:00 ; 51:05 ; 52:10 ; 53:15 ; 54:20 ; 55:25 ; 56:30 ; 57:35 ; 58:40 ; 59:45 ;  
60:00 ; 61:06 ; 62:12 ; 63:18 ; 64:24 ; 65:30 ; 66:36 ; 67:42 ; 68:48 ; 69:54 ;  
70:00 ; 71:07 ; 72:14 ; 73:21 ; 74:28 ; 75:35 ; 76:42 ; 77:49 ; 78:56 ; 79:63 ;  
80:00 ; 81:08 ; 82:16 ; 83:24 ; 84:32 ; 85:40 ; 86:48 ; 87:56 ; 88:64 ; 89:72 ;  
90:00 ; 91:09 ; 92:18 ; 93:27 ; 94:36 ; 95:45 ; 96:54 ; 97:63 ; 98:72 ; 99:81 ;  
END ;
```

9.4 存储器应用电路设计

9.4.1 利用LPM_ROM设计查表式乘法器

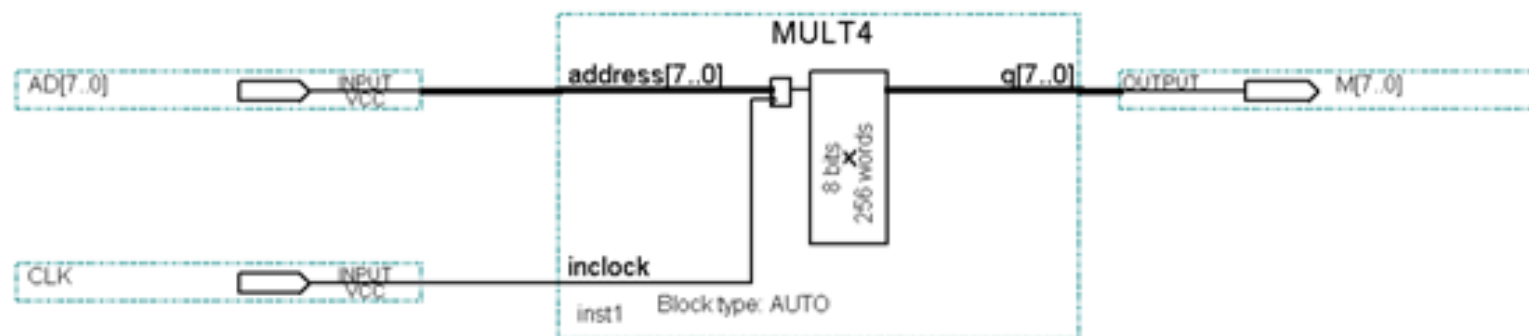


图 9-22 ROM 乘法器测试电路

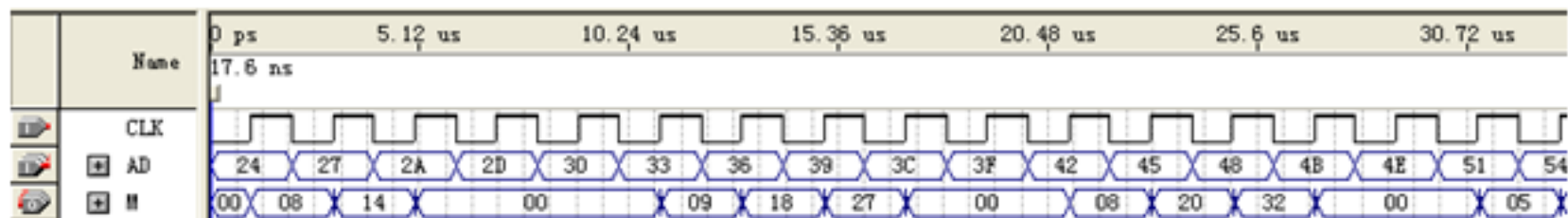


图 9-23 ROM 乘法器时序仿真波形

9.4 存储器应用电路设计

9.4.2 多通道数字信号采集电路设计

1. 基本电路结构

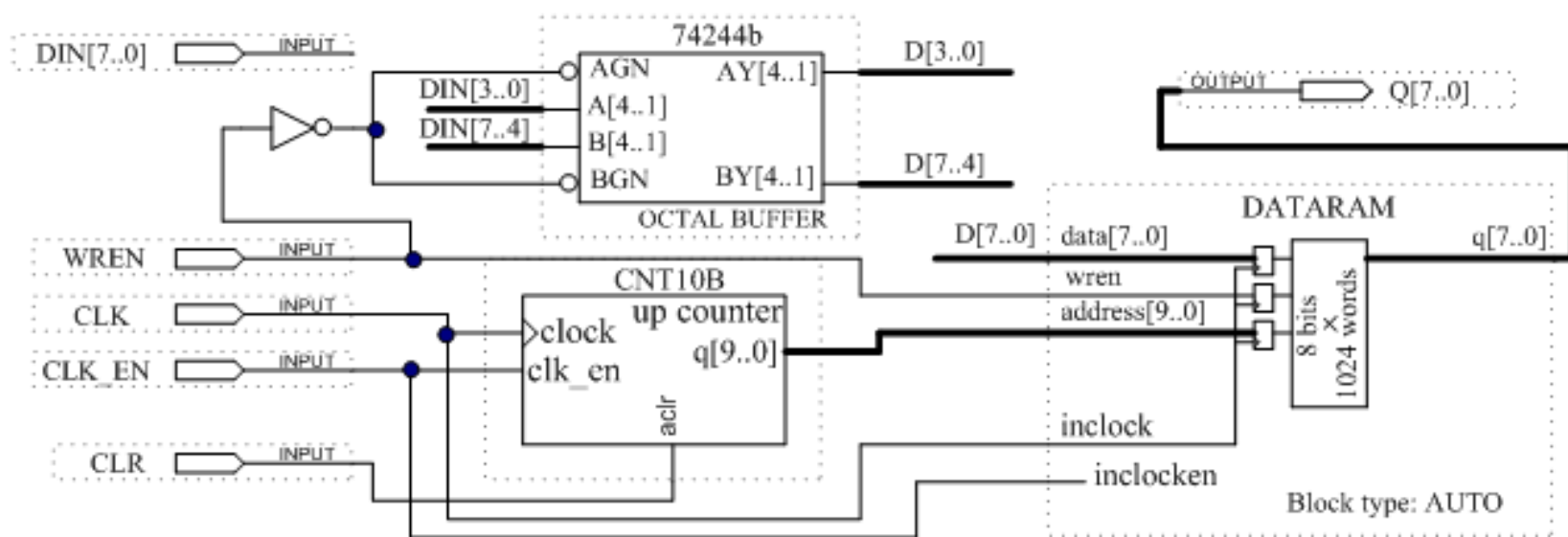


图 9-24 逻辑数据采样电路顶层设计

9.4 存储器应用电路设计

9.4.2 多通道数字信号采集电路设计

2. 调入LPM_RAM模块

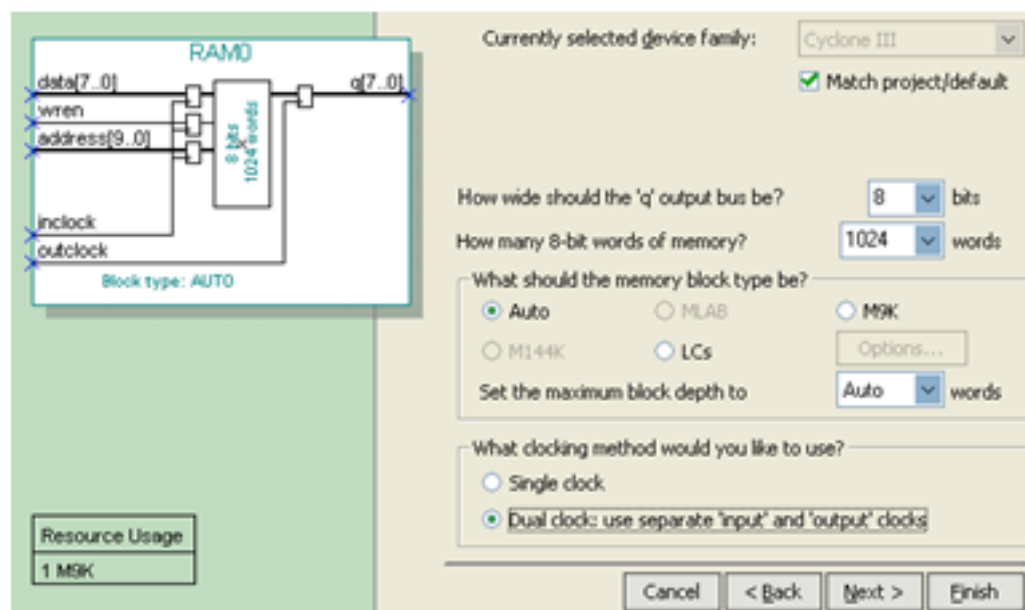


图 9-25 LPM RAM 参数设置

9.4 存储器应用电路设计

9.4.2 多通道数字信号采集电路设计

2. 调入LPM_RAM模块

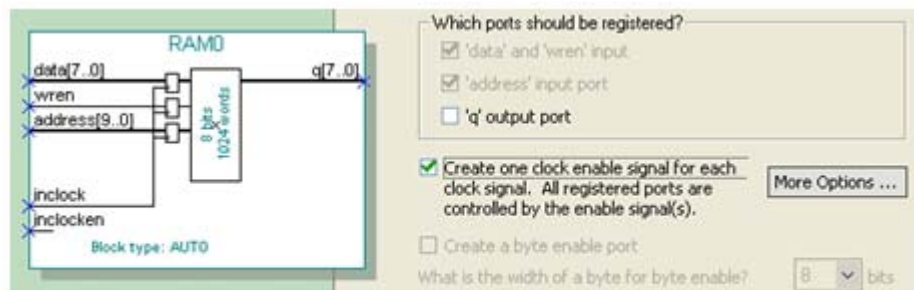


图 9-26 增加时钟使能控制

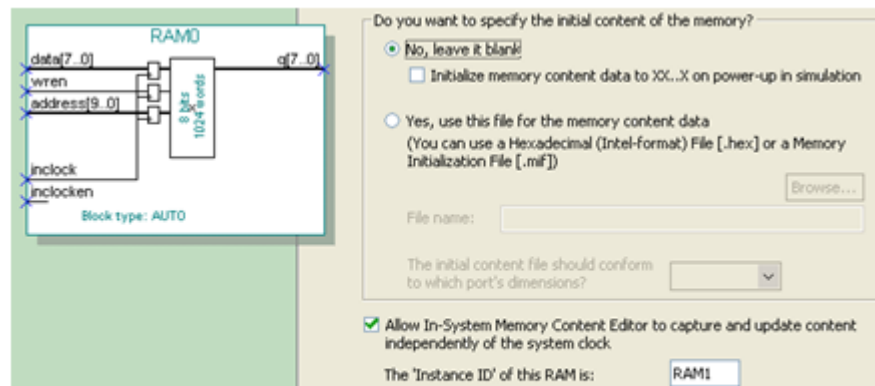


图 9-27 允许在系统存储器内容编辑器能对此 RAM 编辑和测试

9.4 存储器应用电路设计

9.4.2 多通道数字信号采集电路设计

3. 调入计数器模块LPM_COUNTER

4. 系统功能分析

9.4 存储器应用电路设计

9.4.2 多通道数字信号采集电路设计

5. 系统时序仿真

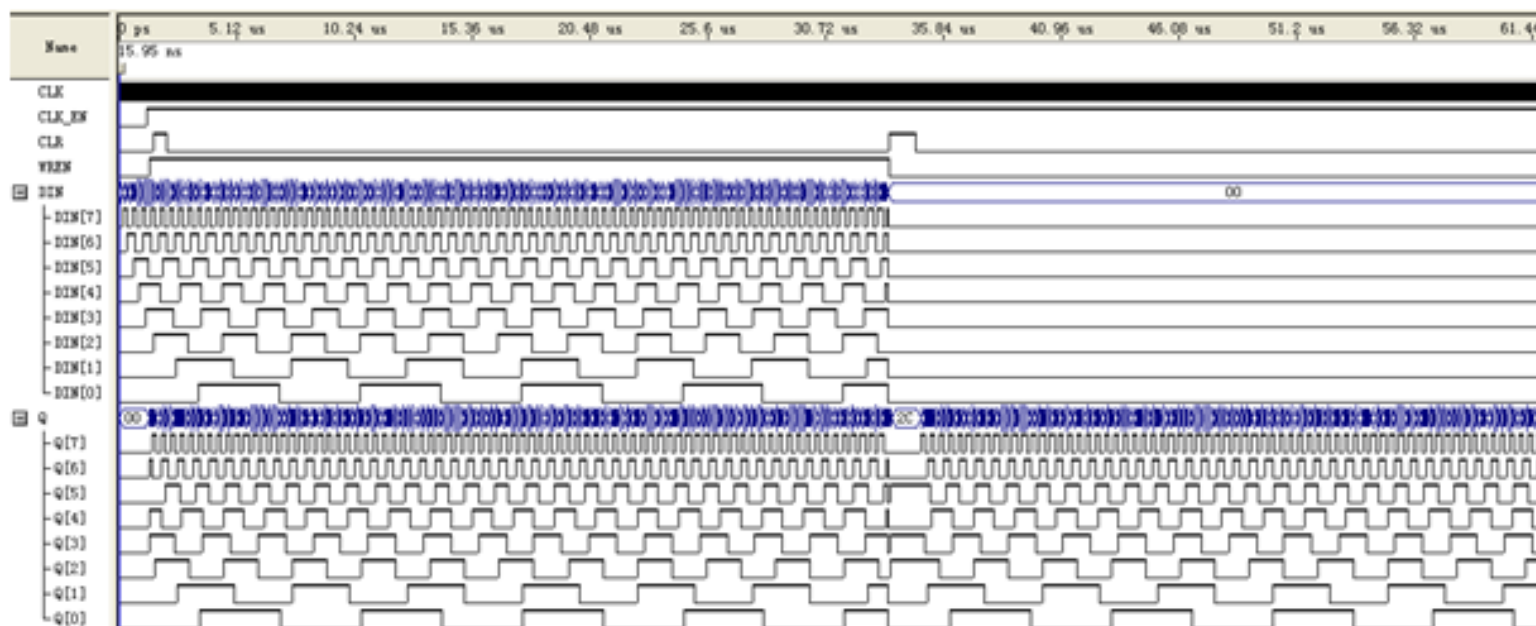


图 9-28 逻辑数据采样电路时序仿真波形

实验与设计

9-1. 查表式硬件运算器设计

9-2. 简易逻辑分析仪设计