



第7章

单片机扩展DAC和ADC

7.1 DAC基本原理和重要参数

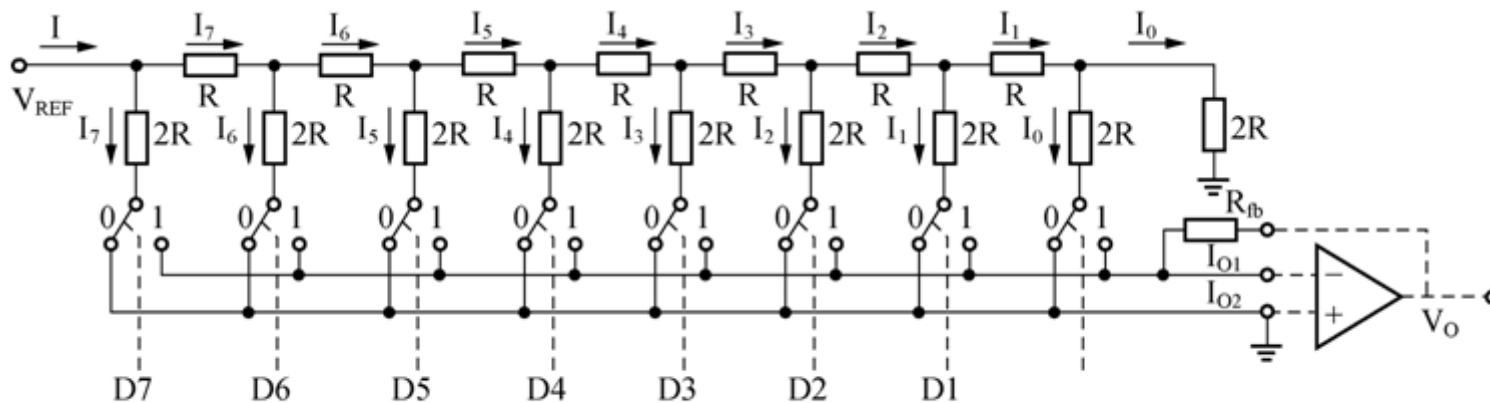


图 7-1 D/A 转换原理图

$$I = V_{REF} / R$$

$$I_1 = I/2^1; \quad I_2 = I/2^2; \quad \dots; \quad I_{n-1} = I/2^{n-1}; \quad I_n = I/2^n$$

$$\begin{aligned} I_{\Sigma} &= a_1 I_1 + a_2 I_2 + \dots + a_n I_n \\ &= (a_1/2^1 + a_2/2^2 + \dots + a_n/2^n) I = D/2^n \cdot I \end{aligned}$$

$$V_O = -I_f \cdot R_f = -I_{\Sigma} \times R_f = -D/2^n \times V_{REF}$$

$$\Delta = \frac{V_{cc}}{2^n - 1}$$

7.2 DAC器件接口技术

7.2.1 8位D/A转换器DAC0832

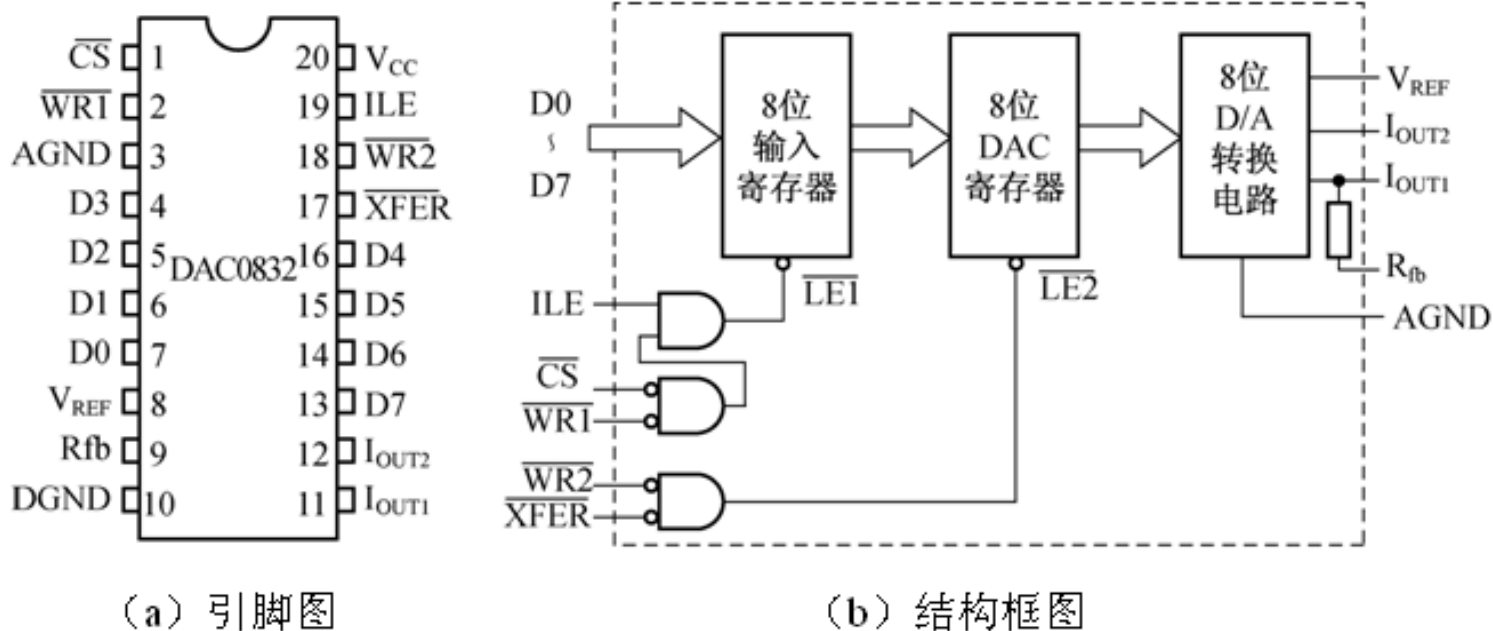


图 7-2 DAC0832 的引脚与结构框图

7.2 DAC器件接口技术

7.2.1 8位D/A转换器DAC0832

1. 单缓冲方式

$$V_b = \frac{\text{数字量} - 128}{128} \times V_{REF}$$

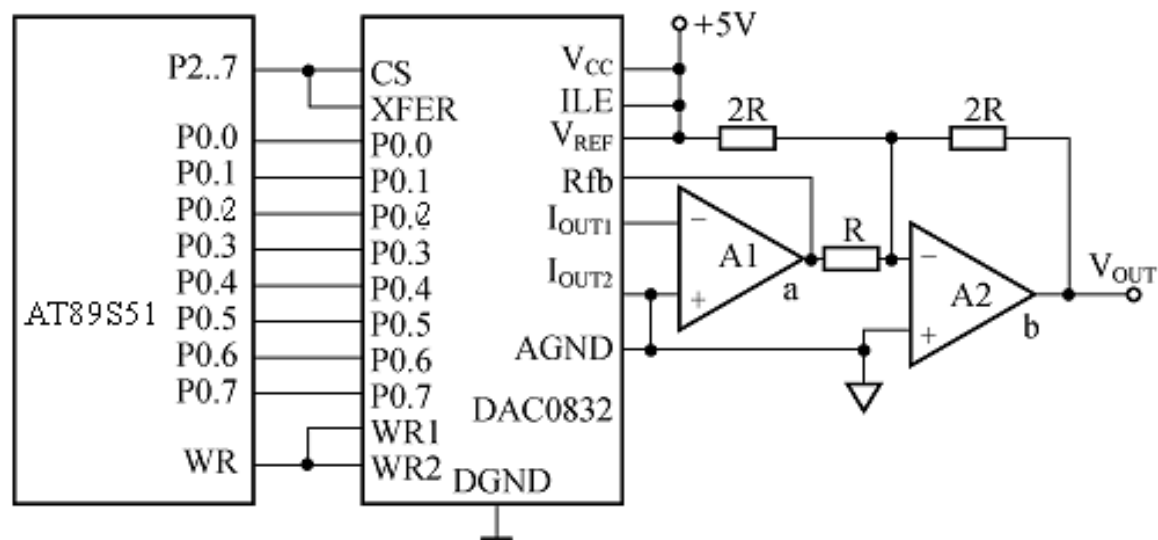


图 7-3 DAC0832 与 AT89S51 单片机的单缓冲连接



7.2 DAC器件接口技术

7.2.1 8位D/A转换器DAC0832

1. 单缓冲方式

【程序 7-1】

```
                ORG      0000H
                LJMP     START
                ORG      0030H
START:          MOV      DPTR, #7FFFH      ; DAC0832端口地址
                MOV      A, #00H          ; 转换初值
NEXT:           MOVB    @DPTR, A          ; 累加器Acc数据送D/A转换
                INC      A                ; A中的数据加1
                NOP                       ; 延时
                NOP
                AJMP     NEXT              ; 循环
                END
```

7.2 DAC器件接口技术

7.2.1 8位D/A转换器DAC0832

2. 双缓冲方式

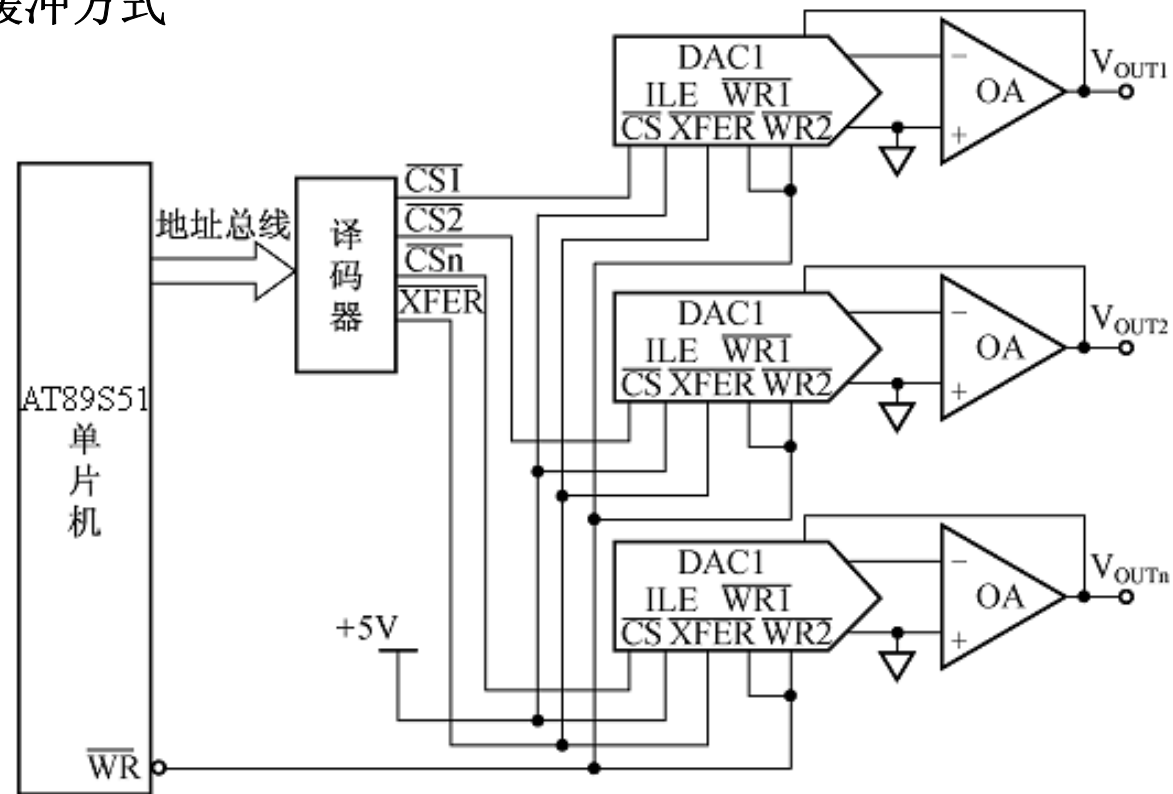


图 7-4 多路 DAC0832 与 AT89S51 双缓冲连接

7.2 DAC器件接口技术

7.2.2 SPI 串行DAC TLV5637与单片机的接口

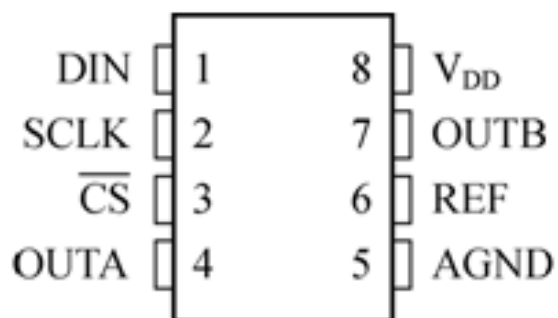


图 7-5 TLV5637 引脚图

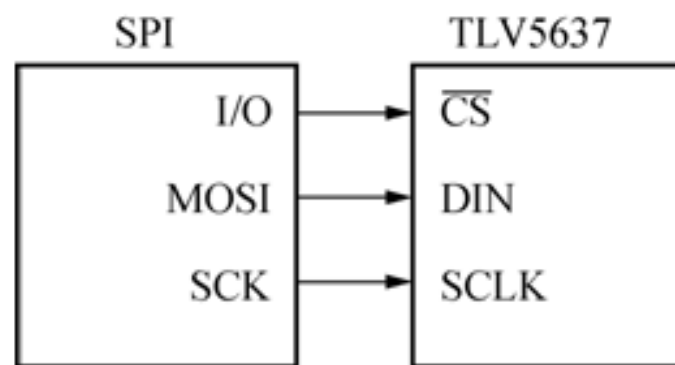


图 7-6 TLV5637 与 SPI 口的连接

7.2 DAC器件接口技术

7.2.2 SPI 串行DAC TLV5637与单片机的接口

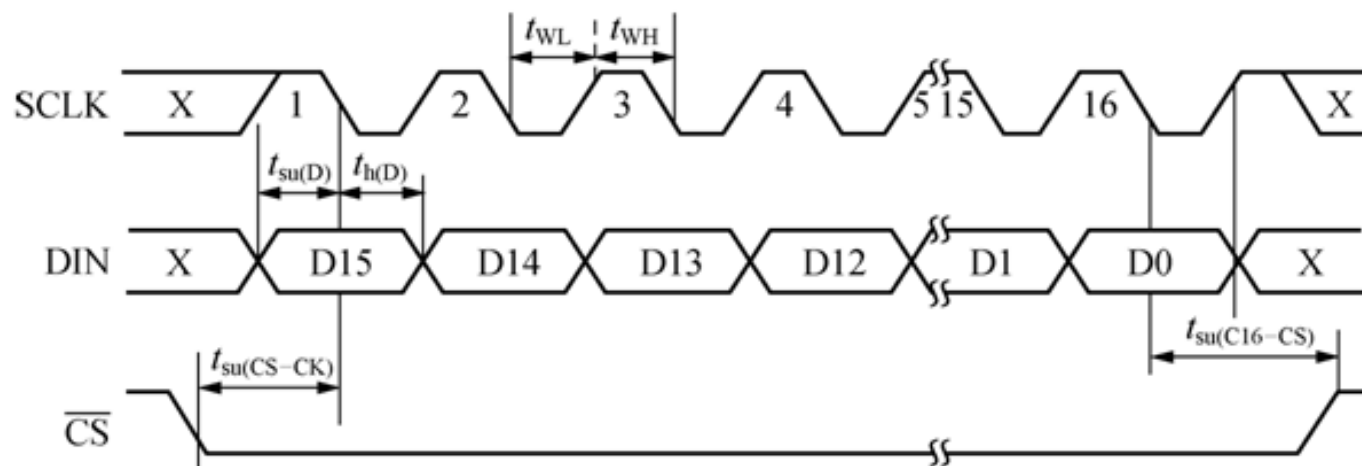


图 7-7 TLV5637 的 SPI 接口时序图

7.2 DAC器件接口技术

7.2.2 SPI 串行DAC TLV5637与单片机的接口

表 7-1 TLV5637 的 16 位数据格式

位序	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
位符号	R1	SPD	PWR	R0	12 个数据位											

$$V_{\text{OUT}} = 2 \times \text{REF} \times \frac{\text{Code}}{1000\text{H}}$$

表 7-2 TLV5637 的寄存器写入选择

R1	R0	寄存器
0	0	写数据到通道 B 和缓冲区
0	1	写数据到缓冲区
1	0	写数据到通道 A 并更新通道 B
1	1	写控制寄存器

7.2 DAC器件接口技术

7.2.2 SPI 串行DAC TLV5637与单片机的接口

表 7-3 确定参考电压

REF1	REF0	参 考 电 压
0	0	外部参考电压
0	1	1.024V
1	0	2.048V
1	1	外部参考电压

【程序 7-2】

```
CS          EQU     P2.2      ; 引脚定义
CLK         EQU     P2.1      ; AT89S51的P2口与TLV5637接口
Din         EQU     P2.0      ; P2.0, P2.1, P2.2分别与CS, CLK, Din连接 —
; -----
D_A0:      MOV     P2, #0FFH   ; TLV5637转换程序
           CLR     CS         ; 启动D/A芯片CS=0
           CALL    DL_3       ; 延时
           MOV     A, #090H   ; 设参考电压为1.024V
           CALL    B_SEND     ; 调用字节发送程序, 发送高8位
           MOV     A, #02H    ;
           CALL    B_SEND     ; 发送控制字的低8位
           SETB   CS         ; 发送结束CS=1
           CALL    DL_3       ;
           CLR     CS         ; 启动D/A芯片CS=0
           CALL    DL_3       ;
           MOV     A, #13H    ; 设DAC B输出值为1FFH
           CALL    B_SEND     ; 高8位送缓冲区BUFFER
           MOV     A, #0FCH   ;
           CALL    B_SEND     ; 低8位送缓冲区BUFFER
           SETB   CS         ; 发送结束CS=1
```

接下页

接上页

```
CALL    DL_3
CLR     CS           ; 启动D/A芯片  $\overline{CS} = 0$ 
CALL    DL_3
MOV     A, #0C2H    ; 设DAC A为0FFH
CALL    B_SEND      ; 高8位送到通道A并更新通道B
MOV     A, #00H
CALL    B_SEND0     ; 低8位送到通道A并更新通道B
SETB   CS           ; 发送结束  $\overline{CS} = 1$ 
RET      ; 返回
; 字节发送子程序
; 将A累加器中的8位数据通过Din发送出去
B_SEND:  MOV     R2, #08H    ; 循环计数器R2初值为8
B_SEND1: SETB   CLK
MOV     C, ACC.7      ; 发送1位数据
MOV     Din, C
RL      A
CLR     CLK           ; 向CLK引脚输出1个移位脉冲
DJNZ   R2, B_SEND1   ; 循环8次
RET

DL_3:   MOV     R6, #06H    ; 延时子程序
DL_2:   NOP
DJNZ   R6, DL_2
RET
```

7.3 ADC器件接口技术

7.3.1 A/D转换器的性能指标

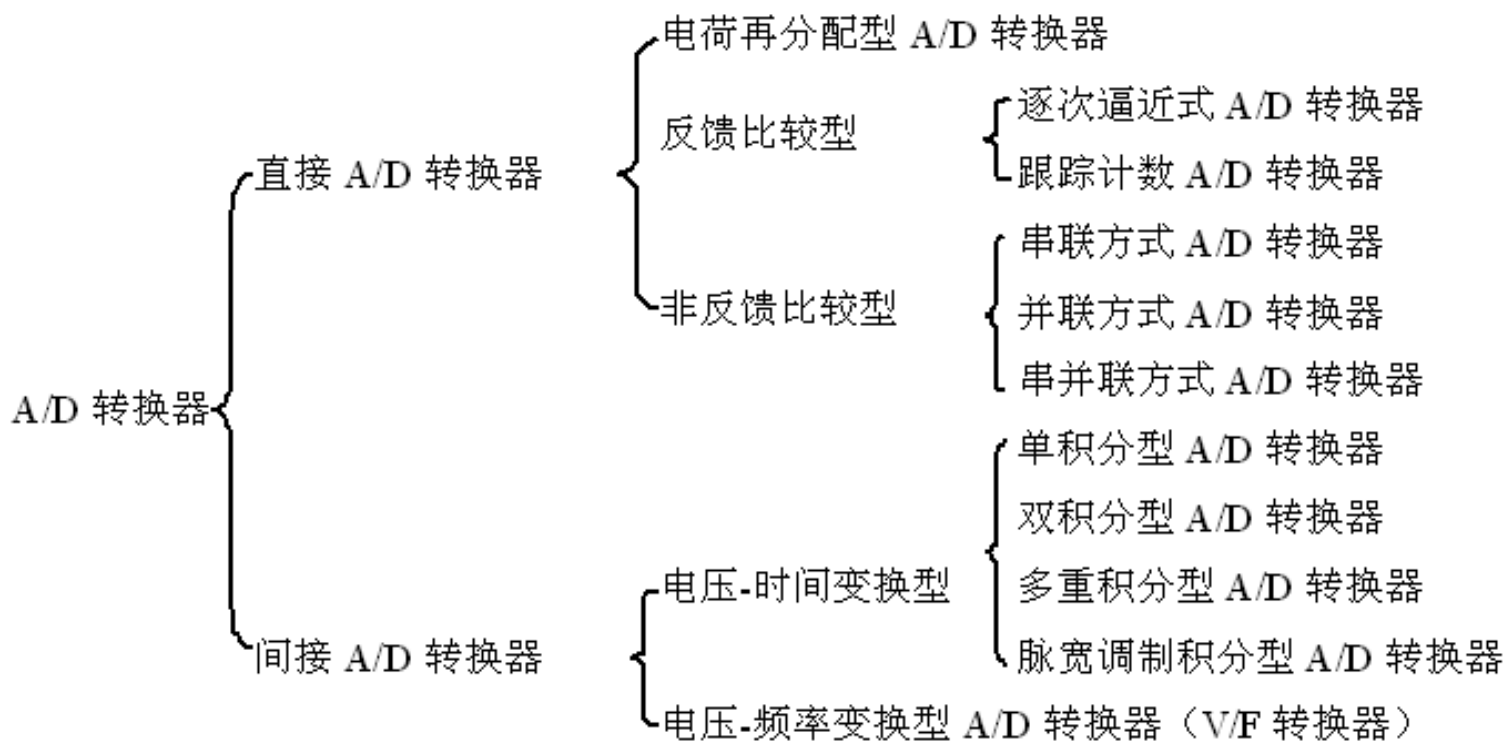
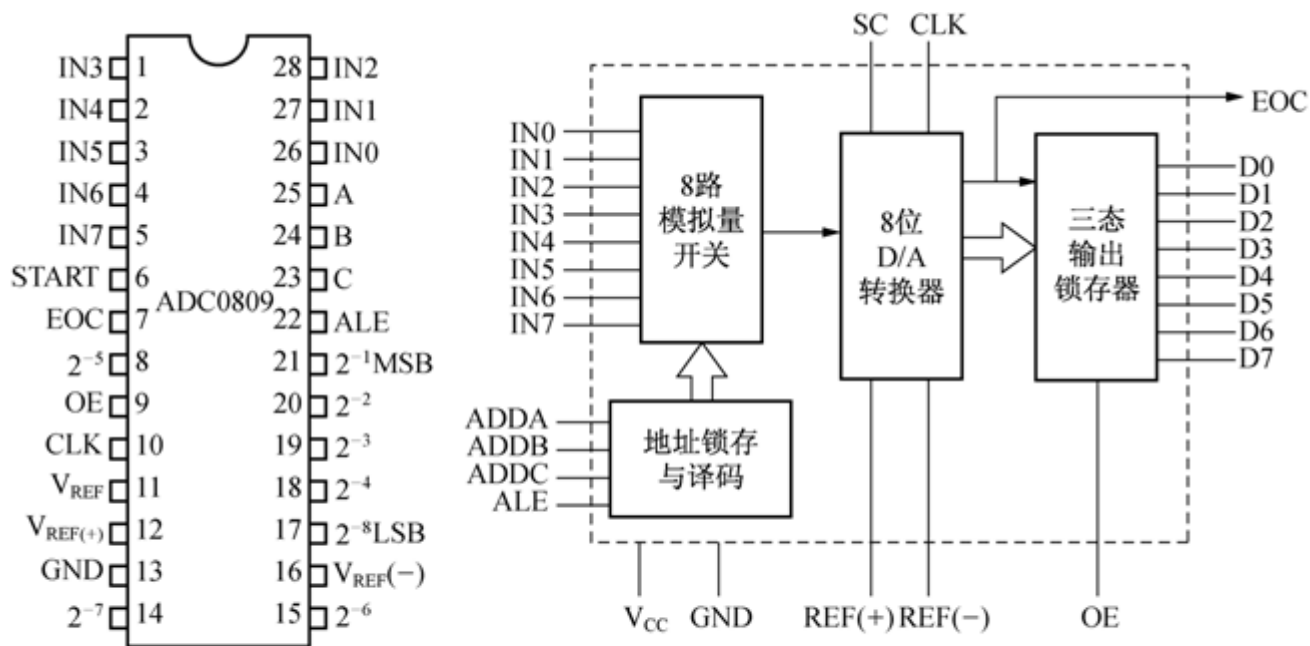


图 7-8 A/D 转换器的类型

7.3 ADC器件接口技术

7.3.2 并行ADC器件ADC0809的接口技术



(a) ADC0809 引脚图

(b) 内部结构示意图

图 7-9 ADC0809 内部结构与引脚分布

7.3 ADC器件接口技术

7.3.2 并行ADC器件ADC0809的接口技术

表 7-4 C、B、A 地址与通道间的关系

C	B	A	被选通的通道
0	0	0	IN0
0	0	1	IN1
0	1	0	IN2
0	1	1	IN3
1	0	0	IN4
1	0	1	IN5
1	1	0	IN6
1	1	1	IN7

7.3 ADC器件接口技术

7.3.2 并行ADC器件ADC0809的接口技术

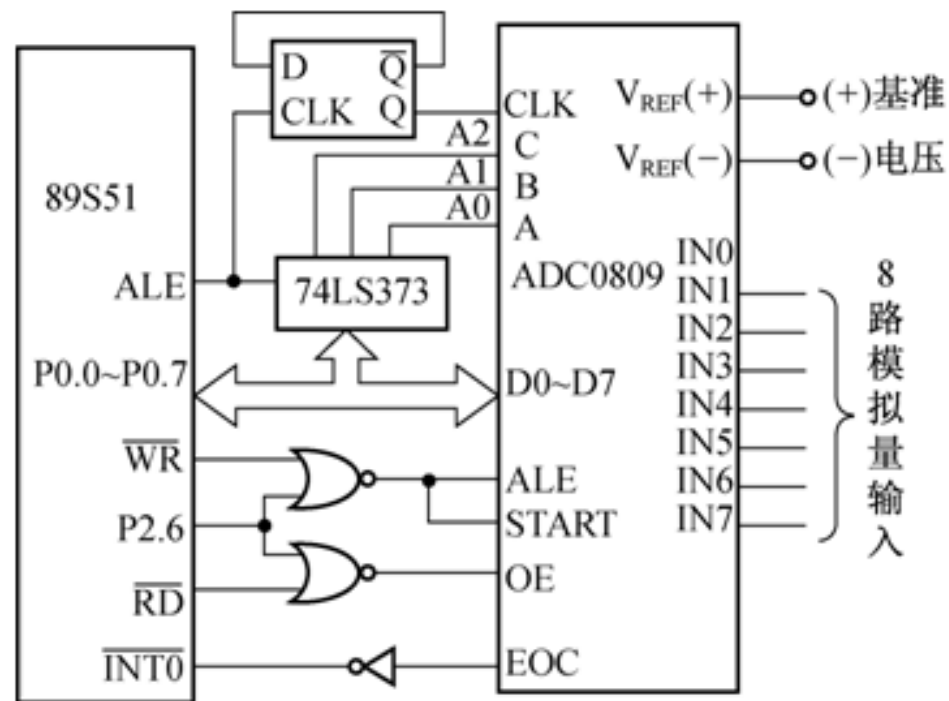


图 7-10 ADC0809 与单片机接口电路图

7.3 ADC器件接口技术

7.3.3 串行ADC器件MAX187/189的接口技术

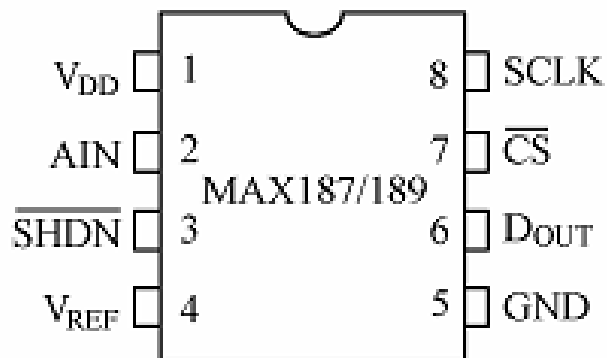


图 7-11 MAX187/189 引脚图

7.3 ADC器件接口技术

7.3.3 串行ADC器件MAX187/189的接口技术

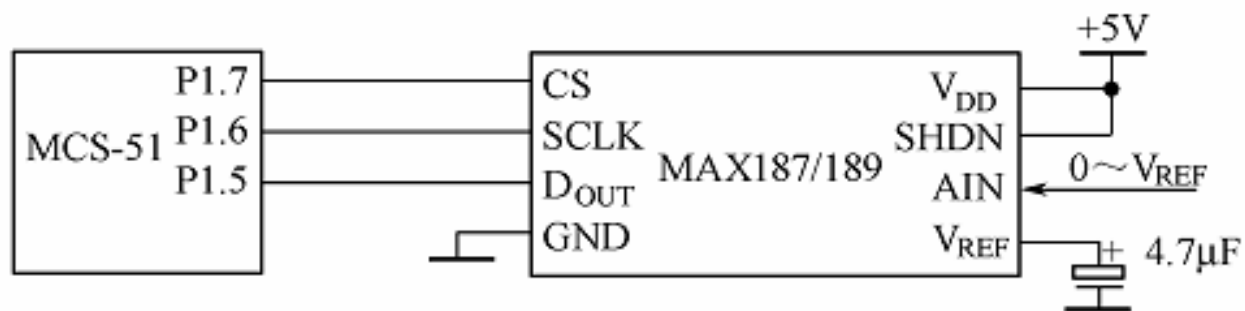


图 7-12 MAX187/189 与 51 单片机的连接图

【程序 7-4】

```
        HIGH    EQU 31H
        LOW     EQU 30H
        ORG     0000H
START:   MOV     HIGH, #00
        MOV     LOW, #00      ; 将转换结果单元清除
        CLR    P1.6          ; 启动A/D转换
        CLR    P1.7
        JNB   P1.5, $        ; 等待转换结束
        SETB  P1.6          ; SCLK上升沿
        MOV   R7, #12        ; 置循环初值12
LP:      CPL    P1.6          ; 发SCLK脉冲
        JNB   P1.6, LP      ; 等待SCLK变高
        MOV   C, P1.5        ; 将数据存到C
        MOV   A, LOW
        RLC   A
        MOV   LOW, A
        MOV   A, HIGH
        RLC   A
        MOV   HIGH, A       ; 将取到的数据位逐位移入结果保存单元
        DJNZ R7, LP
        SETB  P1.7          ; 结束
        RET
        END
```

7.3 ADC器件接口技术

7.3.4 串行精密ADC器件ADS1100的接口技术

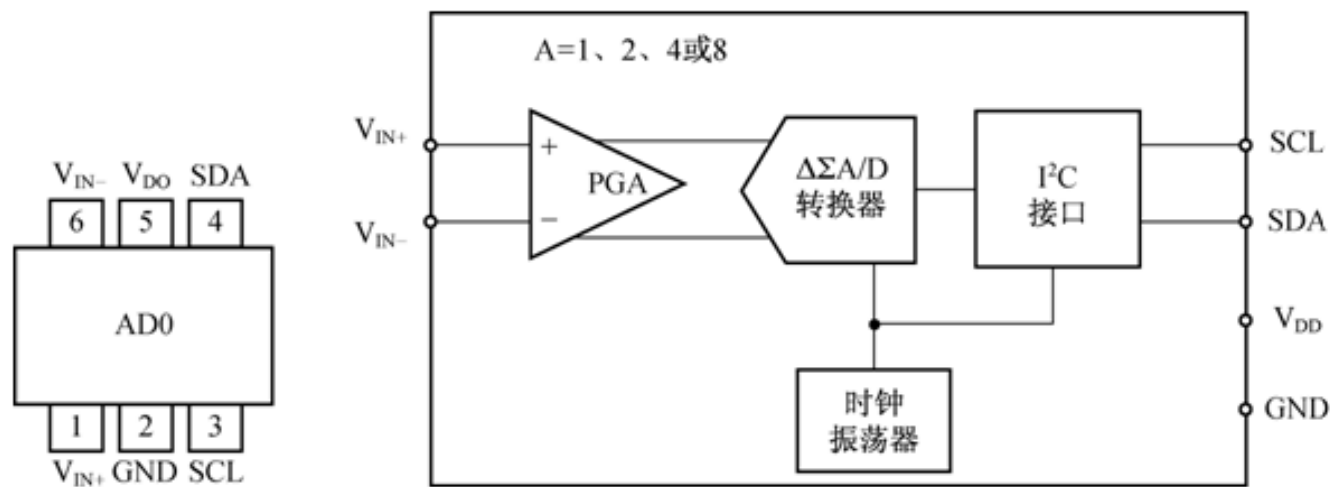


图 7-13 ADS1100 的引脚与结构

7.3 ADC器件接口技术

7.3.4 串行精密ADC器件ADS1100的接口技术

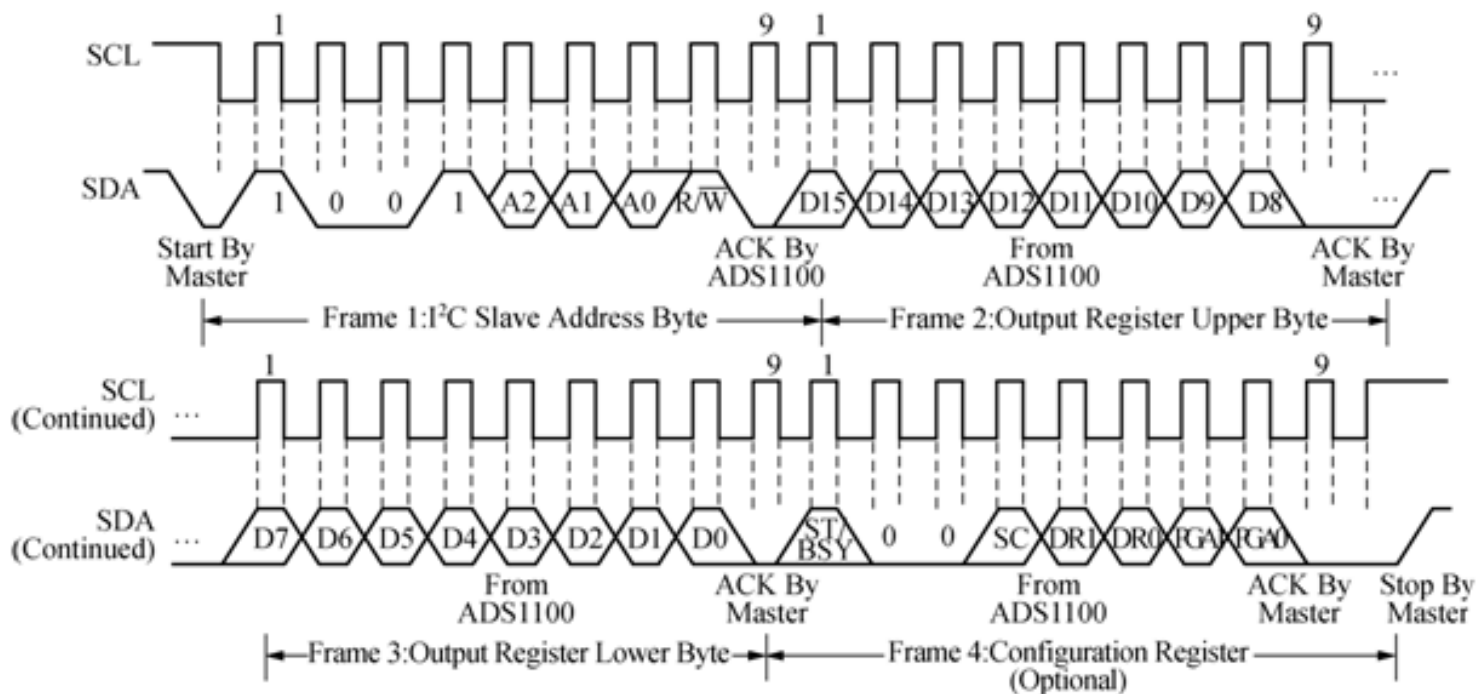


图 7-14 ADS1100 的读操作时序

7.3 ADC器件接口技术

7.3.4 串行精密ADC器件ADS1100的接口技术

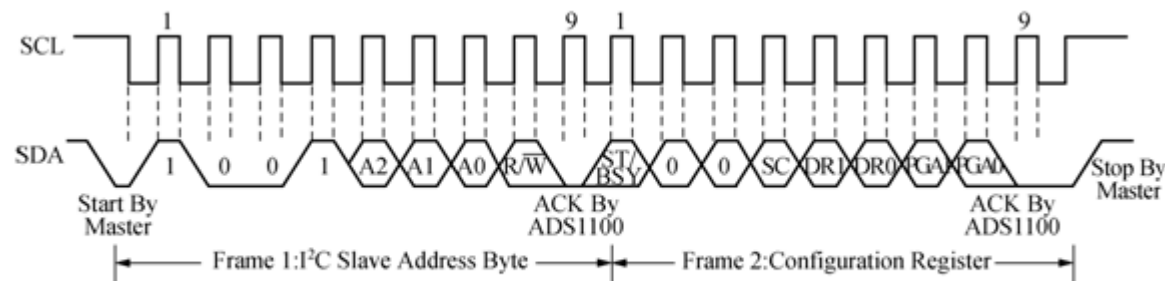


图 7-15 ADS1100 的写操作时序图

表 7-5 工作方式配置寄存器

位数	7	6	5	4	3	2	1	0
名称	ST/BSY	0	0	SC	DR1	DR0	PGA1	PGA0

【程序 7-5】

```
SDA      EQU      P2.0      ; ADS1100的数据I/O脚
SCL      EQU      P2.2      ; ADS1100的时钟信号
A_D:     CALL      I2C_START ; 启动ADS1100
          MOV      A, #10010001B ; 发送ADS1100地址91H (读操作)
          CALL      BSEND    ; 调发送子程序
          NOP
          NOP
          MOV      R3, #3     ; 读入3个字节
          MOV      R0, #30H   ; 存储指针R0=30H
A_D2:    LCALL     BREAD      ; 调用读1字节子程序
          DJNZ     R3, A_D2
          RET
BREAD:   MOV      R2, #08H    ; 循环初值R2=8
L_RD0:   CLR      A
L_RD:   CLR      SCL        ; 发送1个移位脉冲
          CALL     DL5
          MOV      C, SDA     ; 读入1位数据
          SETB    SCL
          NOP
          RLC      A         ; 数据送累加器A, 并左移1位
          DJNZ    R2, L_RD    ; 循环8次
          MOV      @R0, A     ; 保存数据
          INC     R0         ; 修改存储器指针
```

接下页

接上页

```
CLR      SCL      ; ACK 主控器件应答
CALL    DL5
CLR      SDA
CALL    DL5
SETB    SCL
CALL    DL5
CLR      SCL
CALL    DL5
SETB    SDA
CALL    DL5
RET
```

```
BSEND:  MOV      R2, #08H      ; 发送子程序, 1字节8位
SENDA:  CLR      SCL
CALL    DL5
RLC     A          ; 左移一位
MOV     SDA, C    ; 写一位
CALL    DL5
SETB    SCL
CALL    DL5
DJNZ   R2, SENDA  ; 是否写完8位
CLR     SCL      ; 应答信号
SETB    SCL
CALL    DL5
RET
```

接下页

7.3 ADC器件接口技术

接上页

```
I2C_START:  SETB      SDA          ; 启动ADS1100
             CALL     DL5
             SETB     SCL
             CALL     DL5
             CLR      SDA
             CALL     DL5
             CLR      SCL
             CALL     DL5
             RET

I2C_STOP:   CLR      SDA          ; I2C停止子程序
             CALL     DL5
             CLR      SCL
             CALL     DL5
             SETB     SCL
             CALL     DL5
             SETB     SDA
             RET

DL5:       MOV      R6, #05H      ; 延时子程序
DL5_1:     NOP
             DJNZ    R6, DL5_1
             RET
```

7.3 ADC器件接口技术

7.3.5 串行高速ADC器件ADS7816的接口技术

1. ADS7816的技术指标和主要特点
2. ADS7816的结构与工作时

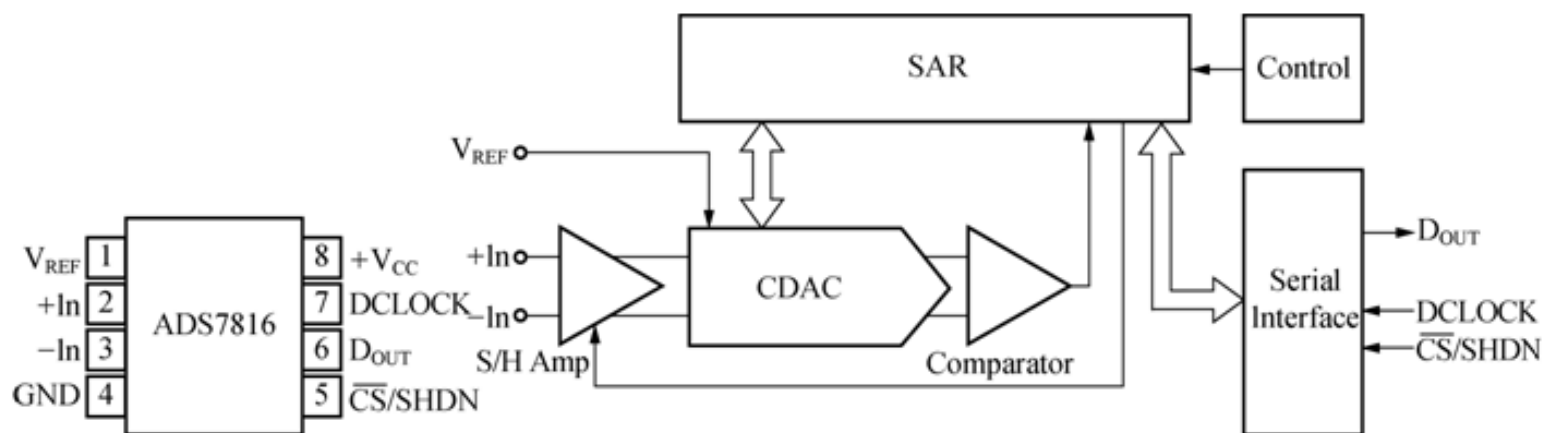


图 7-17 ADS7816 的引脚和结构

7.3 ADC器件接口技术

7.3.5 串行高速ADC器件ADS7816的接口技术

2. ADS7816的结构与工作时

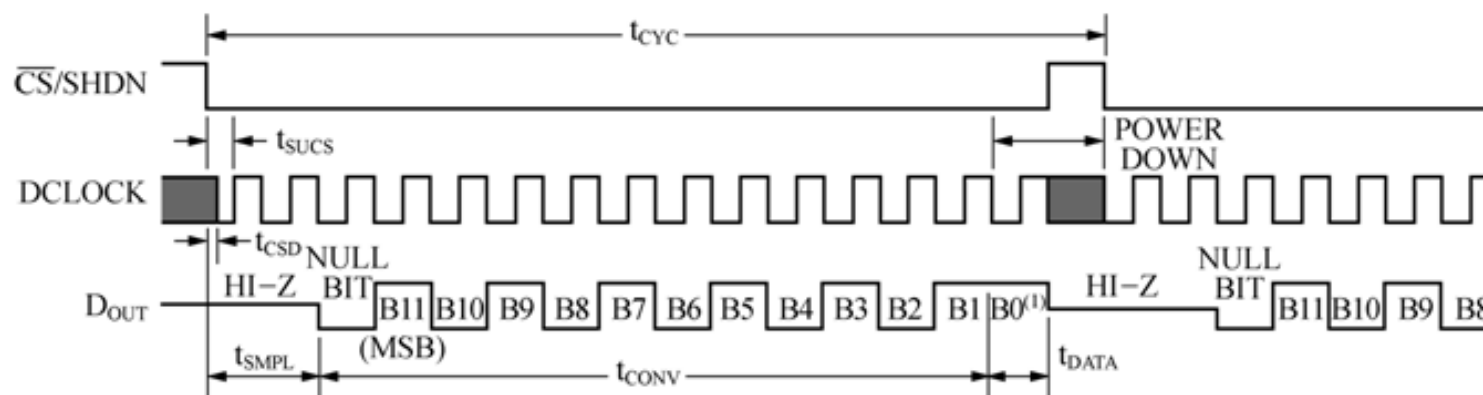


图 7-18 ADS7816 的工作时序

7.3 ADC器件接口技术

3. ADS7816与单片机的接口及示例程序

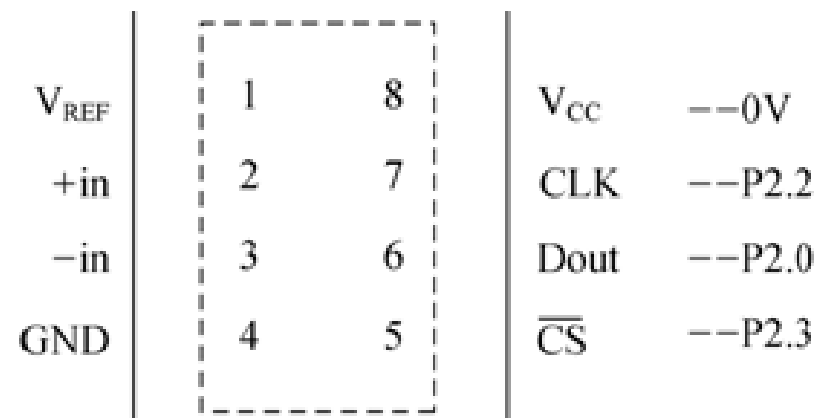


图 7-19 单片机控制 ADS7816 接口图

【程序 7-6】

```
CS          EQU          P2.3          ; ADS7816的片选
SCL         EQU          P2.2          ; ADS7816的时钟信号
DOUT        EQU          P2.0          ; ADS7816的数据I/O脚
AD_START:   ; ADS7816 A/D转换子程序
            MOV          P2, #0FFH    ; 启动A/D
            MOV          R0, #30H     ; 设置存储器指针
            CLR          CS          ; 片选信号有效
            SETB        CLK         ; 时钟信号高电平
            MOV          R2, #03H     ; 产生3个CLK脉冲
LP_1:       CLR          CLK
            NOP
            SETB        CLK
            DJNZ        R2, LP_1     ; 循环
            MOV          R2, #04H     ; 读高4位A/D结果
            LCALL       LP_2         ; b11~b8
            MOV          R2, #08H     ; 读低8位A/D结果b7~b0
LP_2:       CLR          A           ; 累加器A清0
LP_3:       CLR          CLK         ; 时钟信号低电平
            MOV          C, DOUT      ; 读入1位A/D转换数据
            SETB        CLK         ; 时钟信号高电平
            RLC          A           ; 读入数据循环左移到A累加器
            DJNZ        R2, LP_3     ; 循环
            MOV          @R0, A       ; 保存结果
            INC          R0          ; 修改存储器指针
            SETB        CS          ; 关闭片选信号
            RET                    ; 子程序返回
```

7.3 ADC器件接口技术

7.3.6 高速低功耗串行ADC器件TLV2541的接口技术

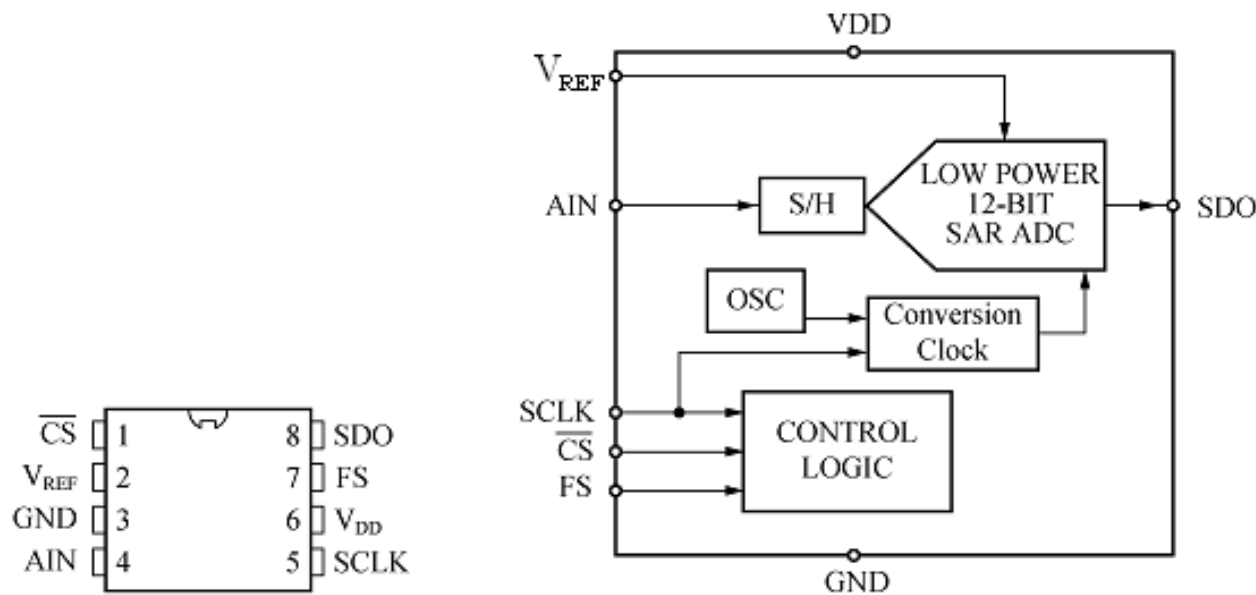


图 7-20 TLV2541 引脚图和结构图

7.3 ADC器件接口技术

7.3.6 高速低功耗串行ADC器件TLV2541的接口技术

表 7-6 TLV2541 引脚功能说明

名称	I/O	说明
AIN	I	模拟输入通道
\overline{CS}	I	片选端。 \overline{CS} 还可用作FS引脚,如果TLV2541被连接到DSP专用串行端口,则该引脚也可接地
FS	I	DSP帧同步输入。串行数据帧开始的指示端,若该引脚未用,则连接到 V_{DD}
GND	I	对内部电路的地
SCLK	I	输入串行时钟。该引脚从主机处理器接收串行SCLK
SDO	O	<ul style="list-style-type: none">● 用于A/D转换结果的三态串行输出端。SDO保持高阻抗直到\overline{CS}的下降沿或FS的上升沿,这取决于何者先发生。输出的格式是最高有效位在前● 在FS未用(在\overline{CS}的下降沿期间FS=1)时,在\overline{CS}的下降沿之后,最高有效位发送至SDO引脚,并且在SCLK的第一个下降沿期间输出的数据有效● 在\overline{CS}和FS都被使用(在\overline{CS}的下降沿期间FS=0)时,在\overline{CS}的下降沿之后最高有效位发送至SDO引脚。当\overline{CS}保持为低电平时,在FS上升后最高有效位在SDO上发送,输出数据在SCLK的第一个下降沿有效(通常与一个有效的FS一起使用,该FS是从一个带专门串行端口的DSP发出的)
V_{DD}	I	正电源电压
V_{REF}	I	外部基准输入

7.3 ADC器件接口技术

7.3.6 高速低功耗串行ADC器件TLV2541的接口技术

1. 控制和时序

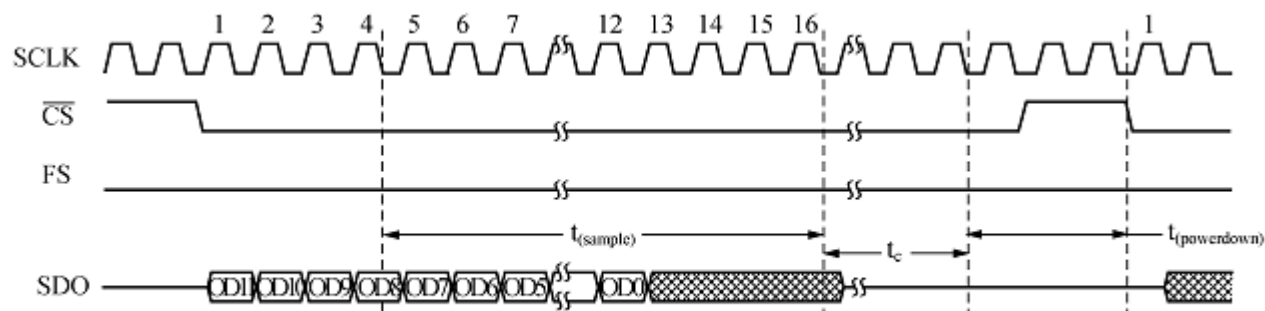


图 7-21 TLV2541 通过 \overline{CS} 和 FS 控制或仅通过 FS 控制

2. 取样时序

3. A/D 转换

【程序 7-7】

```

FS      EQU    P2.2      ; TLV2541的选通信号
CLK     EQU    P2.3      ; TLV2541的时钟信号
DOUT    EQU    P2.0      ; TLV2541的数据输出信号
                          ; TLV2541 A/D转换程序
AD_START:
                          ; 启动A/D
                          MOV    R0, #30H    ; 设置存储指针
                          SETB  FS        ; 允许TLV2541工作
                          CLR    A        ; A累加器清0
                          CALL  DL_1      ; 延时
                          SETB  CLK
                          NOP
                          NOP
                          MOV    R2, #04H   ; 读高4位A/D结果
                          LCALL SPI_1     ; b11~b8
                          MOV    R2, #08H   ; 读低8位A/D结果
                          LCALL SPI_1     ; b7~b0
                          SJMP  L_SMP      ; 转取样程序
SPI_1:   CLR    CLK        ; 产生1个移位脉冲
                          SETB  CLK
                          MOV    C, DOUT    ; 读入1位A/D转换数据
                          CLR    FS
                          RLC    A        ; 转换数据循环左移入A累加器
                          DJNZ  R2, SPI_1   ; 位读入循环
                          MOV    @R0, A    ; 保存A/D转换数据
                          INC    R0        ; 修改存储指针
                          RET
L_SMP:   MOV    R2, #08H   ; 取样总周期>16个CLK
                          CALL  SMP        ; 调用产生脉冲子程序
                          SETB  FS
                          MOV    R2, #3    ; 取样周期结束
SMP:     CLR    CLK        ; 产生1个时钟脉冲
                          SETB  CLK
                          DJNZ  R2, SMP    ; 脉冲周期循环
                          RET
; 延时子程序
DL_1:    MOV    R6, #05H   ; Delay1
DL_10:   DJNZ  R6, DL_10
                          RET

```

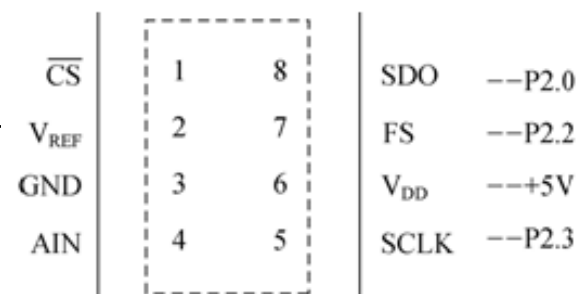


图 7-22 单片机控制 TLV2541 接口图

7.3 ADC器件接口技术

7.3.7 双通道A/D转换芯片ADC0832的接口技术

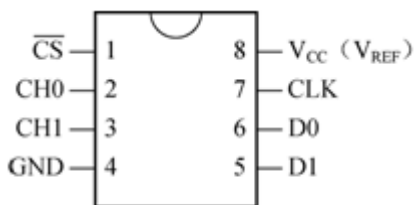


图 7-23 ADC0832 引脚图

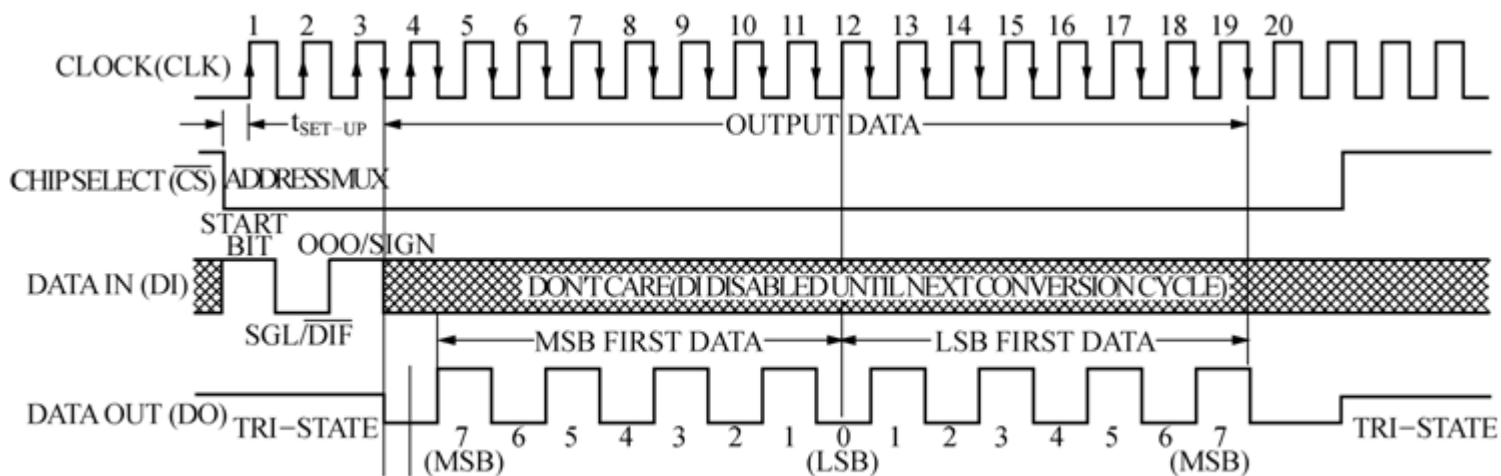


图 7-24 ADC0832 的时序图



7.3 ADC器件接口技术

7.3.7 双通道A/D转换芯片ADC0832的接口技术

表 7-7 ADC0832 多路器控制逻辑

多路器地址		通道号	
SGL/DIF	ODD/EVEN	CH0	CH1
L	L	+	-
L	H	-	+
H	L	+	
H	H		+

7.3 ADC器件接口技术

7.3.8 高速同步10位串行A/D转换器的接口技术

1. TLV1572的引脚说明

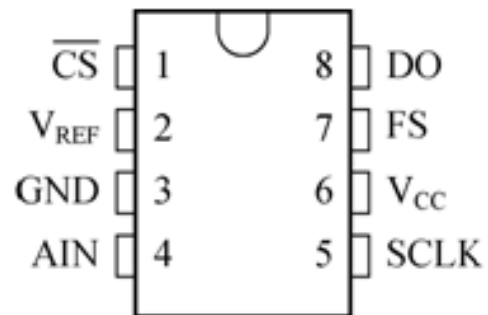


图 7-25 TLV1572 引脚图

7.3 ADC器件接口技术

7.3.8 高速同步10位串行A/D转换器的接口技术

2. TLV1572的工作原理

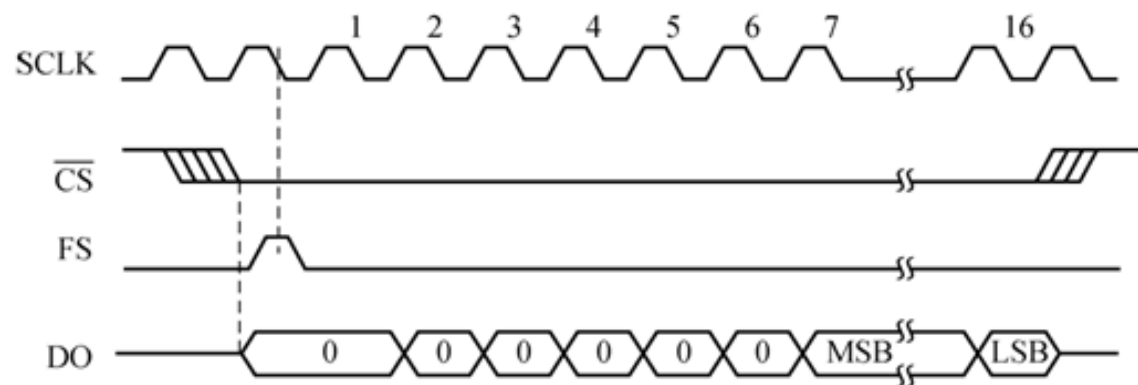


图 7-26 TLV1572 与微控制器接口的 μC 模式时序图

7.3 ADC器件接口技术

7.3.8 高速同步10位串行A/D转换器的接口技术

3. TLV1572与AT89S51单片机接口设计

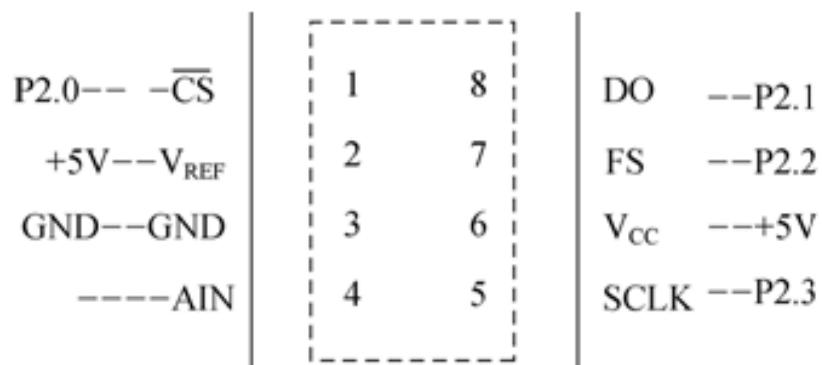


图 7-27 单片机控制 TLV1572 接口图

【程序 7-8】

FS	EQU	P2.2	; TLV1572的选通信号
CLK	EQU	P2.3	; TLV1572的时钟信号
DO	EQU	P2.1	; TLV1572的数据输出信号
CS	EQU	P2.0	; TLV1572的片选信号
L_AD:			; TLV1572 A/D转换程序
	MOV	RO, #30H	; 设置存储指针
	SETB	FS	; 设置FS有效
	SETB	CLK	
	CLR	CS	; 片选信号 \overline{CS} 有效
	MOV	R2, #7	
LP_0:	SETB	CLK	; 发送前导信号6个0
	NOP		
	CLR	CLK	
	DJNZ	R2, LP_0	; 循环
	MOV	R2, #02H	; 读高2位A/D结果
	CLR	A	
	LCALL	SPI_1	; 调SPI读数据子程序
	MOV	R2, #08H	; 读低8位A/D结果
	CALL	SPI_1	; 调SPI读数据子程序
	SETB	CS	; A/D转换结束, 片选信号 \overline{CS} 无效
	RET		; 返回
			; SPI读数据子程序
SPI_1:	SETB	CLK	; 设置CLK脉冲高电平
	MOV	C, Dout	; 读入一位A/D数据
	RLC	A	; 读入数据循环左移入A累加器
	CLR	CLK	; 设置CLK脉冲为低电平
	DJNZ	R2, SPI_1	; 循环
	MOV	@RO, A	; 存储A/D数据
	INC	RO	; 修改存储指针
	RET		; 子程序返回